

Lehrstuhl Informatik XII

Sascha Plazar (Informatik XII)
sascha.plazar<at>udo.edu

Übungen zur Vorlesung
„Rechnergestützter Entwurf
von Mikroelektronik (REM)“
Sommersemester 2008

Mittwoch, 04.06.2008

Übungsblatt 7

Abgabe:

Bis Mittwoch, 14.05.2008, 16:00 Uhr; in der Vorlesung oder in den Übungsgruppen oder per Email an den jeweiligen Übungsgruppenleiter.

Hinweise:

Gruppenarbeit von bis zu drei Personen aus der gleichen Übungsgruppe ist ausdrücklich erwünscht. Bitte vergessen Sie nicht, Ihre Namen, Ihre Matrikelnummern auf die Lösung zu schreiben:

Übungstermin 1: Mittwoch, 10-12 Uhr, OH16/U08

Übungstermin 2: Mittwoch, 12-14 Uhr, OH16/U08

Anwesenheitspflicht in den Übungen! Bitte Krankmeldungen an den Übungsgruppenleiter.

Kriterien für die Scheinvergabe:

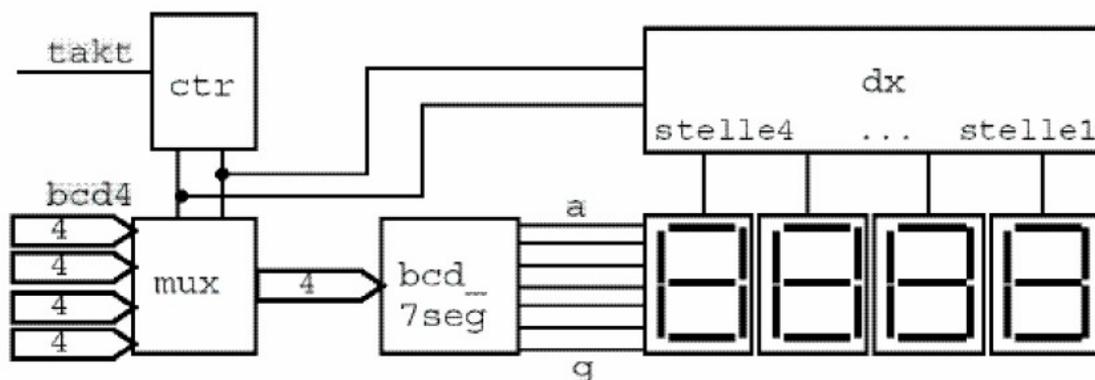
- Es gibt 13 Übungszettel
- Insgesamt 50% der Punkte müssen erreicht werden
- Die Ergebnisse müssen vor der Gruppe präsentiert werden können

Aufgabe 7.1

20 Punkte

Präsenzaufgabe, Bearbeitung am 04.06.2006

Entwickeln Sie mit der Xilinx ISE Foundation Software die Ansteuerung einer vierstelligen Siebensegmentanzeige zur Darstellung von BCD-Zahlen gemäß dem folgenden Blockschaltbild:



(Bitte wenden)

Es wird nur ein BCD Siebensegment-Codierer (bcd_7seg) verwendet. Die vier, jeweils 4-Bit breiten Eingangssignale müssen im Zeitmultiplex auf den Codierer geschaltet werden. Ein Demultiplexer (dx) aktiviert über die Signale stelle1 bis stelle4 immer nur eines der vier Anzeigeelemente.

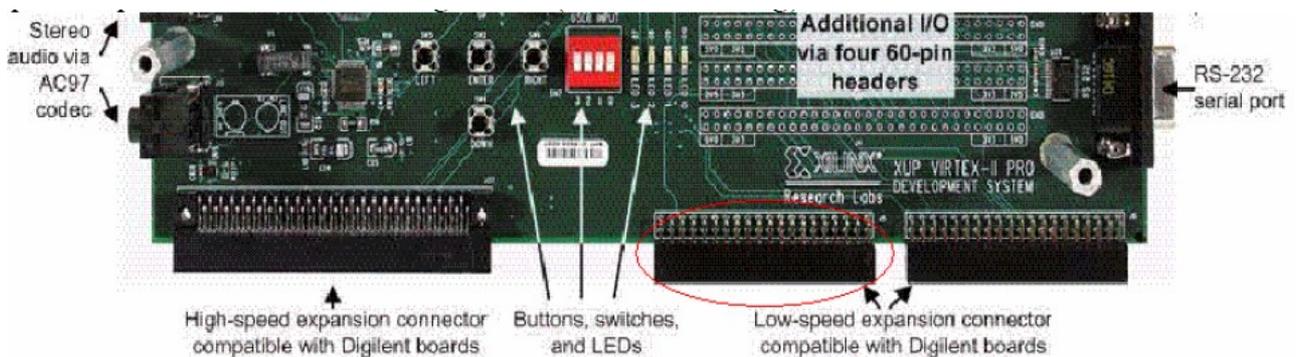
Der Multiplexer (mux) und der Demultiplexer werden über einen zyklischen Dualzähler (ctr) angesteuert. Die Ausgangssignale des Gesamtmodells sind die Bitsignale a bis g und stelle1 bis stelle4. Als Eingangssignale besitzt das Modell das Bitsignal takt und ein komplexes Signal bcd4, das die vier BCD-Zahlen über insgesamt 16 Bitsignale überträgt.

Realisieren Sie mit der entwickelten Steuerung der vierstelligen Siebensegmentanzeige eine Stoppuhr mit der Anzeige von Minuten (stelle4, stelle3) und Sekunden (stelle2, stelle1). Als Bedienelemente sind START/STOP Schalter und RESET Schalter mit der entsprechenden Funktionalität zu integrieren. Achten Sie bitte auf die „richtige Skalierung“ des Systemtaktes um eine entsprechend hohe Genauigkeit der Stoppuhr zu erreichen.

Hinweise:

BCD (von engl. Binary Coded Decimal = dt. dualcodierte Dezimalziffer) bezeichnet den numerischen Code, der jede Ziffer einer Dezimalzahl einzeln dualcodiert.

Die am Lehrstuhl entwickelte vierstellige Siebensegmentanzeige wird in den linken „low-speed expansion connector“ eingesteckt (siehe Abbildung).



Folgende Zuordnung der Pins ist durch die Hardware der vierstelligen Siebensegmentanzeige vorgegeben:

SEGMENT	FPGA-PIN	STELLENAUSWAHL	FPGA-PIN
a	N3	<i>stelle1</i>	P2
b	P7	<i>stelle2</i>	R7
c	R9	<i>stelle3</i>	P4
d	L4	<i>stelle4</i>	T2
e	N5		
f	P1		
g	M3		
Dezimalpunkt	N2		