

## Synthese Eingebetteter Systeme

Sommersemester 2011

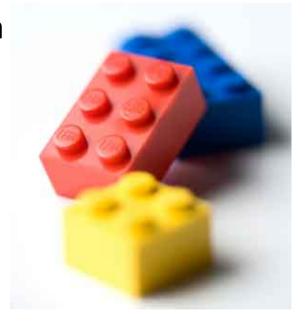
# 11 – Synthese: Datenpfad und Scheduling

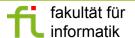
Michael Engel Informatik 12 TU Dortmund

2011/05/27

## Synthese: Code- und Datenflussanalyse

- Datenpfadsynthese
  - If-Statements, Schleifen, Variablen
- CDFGs
- Scheduling-Verfahren





## Data Path Synthesis

- Im Folgenden: Beschränkung auf das Rechenwerk (Steuerwerke später): data path synthesis.
- Ursprünge:
  - Universität Kiel: MIMOLA (Zimmermann, Marwedel et al.),
  - Carnegie Mellon Univ., ISPS u.a. (Barbacci, Thomas, Parker).









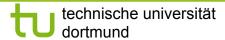


- Eine gründliche Analyse der Anforderungen ist v.a. bei berechnungsintensiven Spezifikationen erforderlich.
- Nachfolgend: i.d.R. untimed behavior, d.h. wir nehmen an, dass im Allg. das Scheduling noch nicht stattgefunden hat.



# Übersetzung von Höheren Sprachelementen: Aufgabe

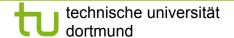
- Vor eigentlicher Synthese:
   höhere Sprachelemente (z.B. Prozeduraufrufe)
  - → andere Sprachelemente (z.B. Zuweisungen).
- Programmtransformationen sind entweder
  - fest in die Synthesesoftware eingebaut, oder
  - durch Regelsysteme oder Vorcompiler flexibel gehalten.
- Vom Synthesesystem abhängig, welche Sprachelemente ersetzt werden und welche von den späteren Phasen im Synthesesystem verarbeitet werden (üblicherweise mehrere Alternativen)
- Aufzeigen einiger Möglichkeiten

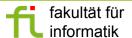




#### Prozedur- und Funktionsaufrufe

- Interpretation von Prozeduraufrufen
  - Einfache Makros (XST)
  - Zur Compilezeit ausgerechnete Funktionen (Agility)
  - Allgemeine Realisierung von Funktionen auf Prozessoren einschl. Laufzeitsystem (MIMOLA-System)
    - Alternativen f
      ür die Parameter
      übergabe (Speicher, Register)
    - Speicherung der Rückkehradressen (Speicher, Register)
    - Speicherallokation (Stack-Verwaltung)





## Realisierung von if-Statements

#### Realisierung in Software –

- Bei Prozessor-Realisierungen
  - bedingte Sprünge:

beq .L13

sub r6, r1

sub r5, r2

b.L14

L13: add r6, r1.

add r5, r2

L14: ..

predicated execution:

cmp r3, #0

addeq r6, r6, r1 — true

addeq r5, r5, r2 — true

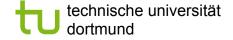
rsbne r6, r6, r1 — false

rsbne r5, r5, r2 — false

**ARM THUMB-Befehle** 

ARM 32-Bit-Befehle

G. Saucier, J. Trilhe (ed.): Synthesis for Control Dominated Circuits, Elsevier Science Publishers, 1993

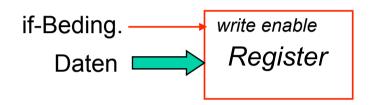


P. Marwedel: Implementations of IF -statements in the TODOS microarchitecture synthesis system, in:

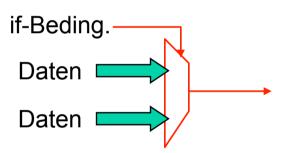
### Realisierung von if-Statements

#### - Realisierung in Hardware -

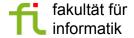
Bedingtes Schreiben
 predicated execution



Bedingte Auswahl über Multiplexer

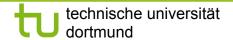


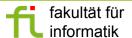
Bei Mealy-Automaten Berücksichtigung in demselben Kontrollschritt möglich.



#### **Schleifen**

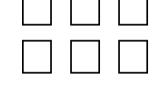
- Interpretation von Schleifen
  - Abrollen zur Compilezeit (XST, Agility, Catapult C)
  - Bei Prozessor-Realisierungen:
    - "Üblicher" Maschinencode
    - Beschleunigung in FPGAs
- Spezielle Scheduling-Verfahren für Schleifen (z.B. modulo scheduling, ...)



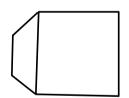


#### **Variable**

- Interpretation von Variablen
  - Skalare → Register, Arrays →
     Speicher
     Sehr viele einzelne Register, immer ausreichend viele parallele Zugriffe



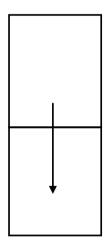
 Speicherzellen in üblichem Speicher Effizientere Speicherstruktur, aber begrenzte Anzahl paralleler Zugriffe

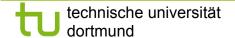


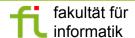
 Spezielle Optimierungstechniken für Speicherzuordnung.

# **Speicherallokation**

- Dynamische Allokation mittels malloc:
  - Verboten (Üblicher Ansatz)
  - Bei Realisierung über Prozessor: Übliches Laufzeitsystem







# Daten- und Kontrollflussgraphen (1)

- Berechnungen (ohne Sprünge) können mit Datenfluss-Graphen dargestellt werden.
- Beispiel: Berechnung von Determinanten:

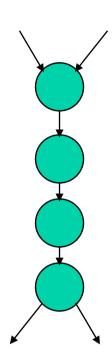
#### als Formel:

$$det = a * (e*i-f*h) + b * (f*g-d*i) + c * (d*h-e*g)$$

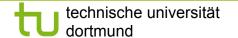


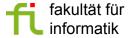
# Daten- und Kontrollflussgraphen (2)

Def.: Ein Basisblock ist eine (maximale) Codesequenz, die eine Verzweigung höchstens an ihrem Ende und mehrere Vorgänger (im Sinne eines Verschmelzens von Kontrollflüssen) höchstens an ihrem Anfang besitzt.

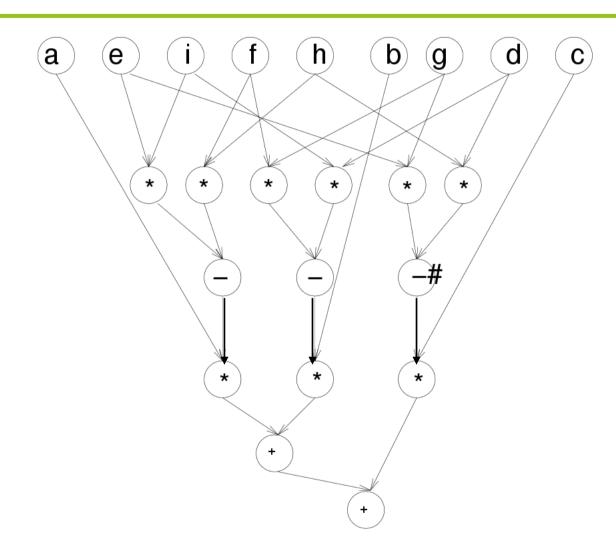


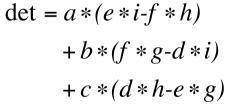
 Bei Beschränkung auf Basisblöcke können Anweisungen zu Datenfluss-Graphen (DFGs) zusammengefasst werden



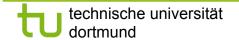


## Datenflussgraph für das Determinantenbeispiel





#: op2-op1





# Kontroll/Datenflussgraphen (CDFGs)

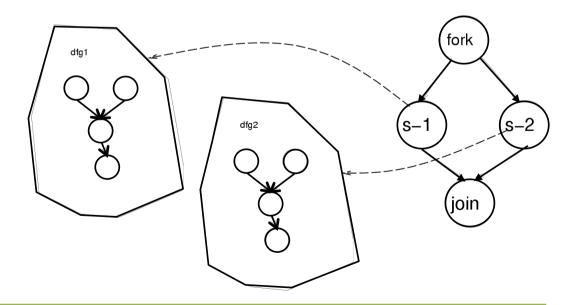
- In der Spezifikation auch Verzweigungen:
- → separate Kontrollfluss-Graphen zur Darstellung der Programm-Kontrolle.

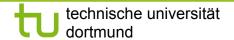
 In Kombination mit Datenfluss-Graphen und Verweisen zwischen diesen kommt man zu Kontroll/Datenfluss-

Graphen (CDFGs).

Beispiel:

if <bedingung> then
<statements-1>
else
<statements-2>

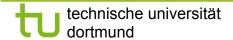


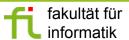




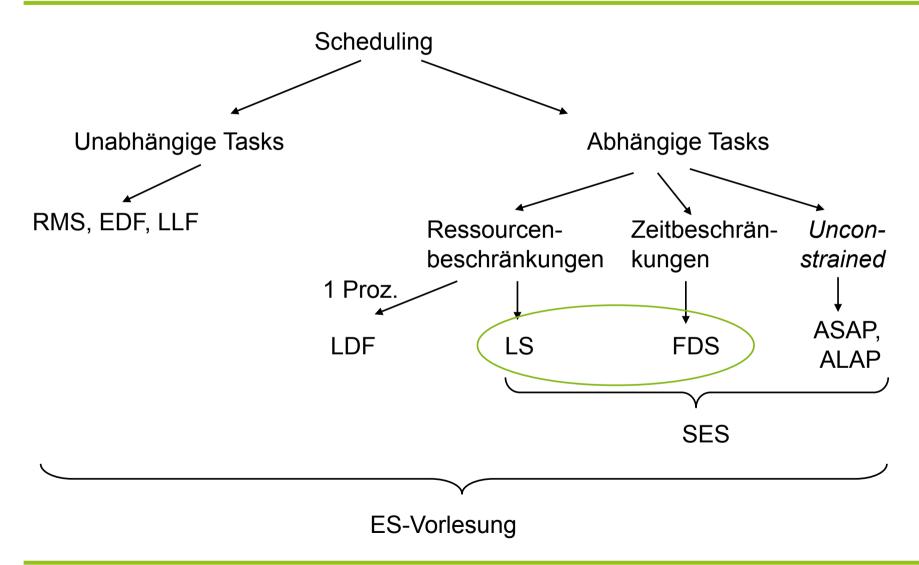
## Aufgabe der Mikroarchitektursynthese

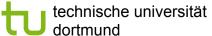
- Aufgabe: zu einem vorgegebenen CDFG eine HW-Implementierung erzeugen, die vorgegebene constraints einhält. Dazu müssen drei Aufgaben gelöst werden:
  - Das Scheduling (deutsch: "Ablaufplanung"). Es wird für jede Operation festgelegt, wann sie ausgeführt wird.
  - Die Bereitstellung (engl.: allocation) von Ressourcen. (Addierern, usw.).
  - Die Zuordnung (engl.: (resource) binding). Es wird für jede Operation festgelegt, welche Hardware-Ressource die Ausführung übernimmt.
- Suche nach optimalen Architekturen erfordert simultane Lösung der drei Aufgaben. Scheduling ist NP-hart.
- → vielfach Zerlegung in einzelne Phasen.





# Klassen von Scheduling-Problemen

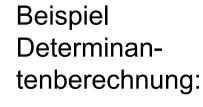


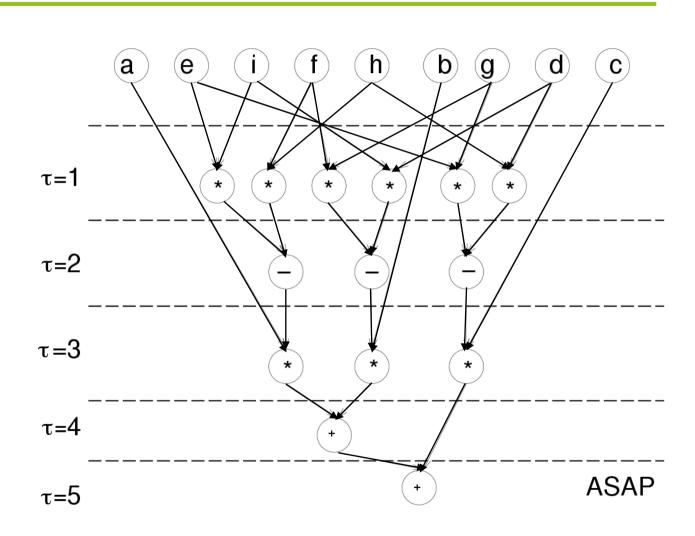


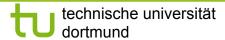


# Scheduling für DFGs (1)

- Einfachste Scheduling-Verfahren:
- 1. as soon as possible (ASAP) scheduling: Operationen so früh wie möglich ausführen.







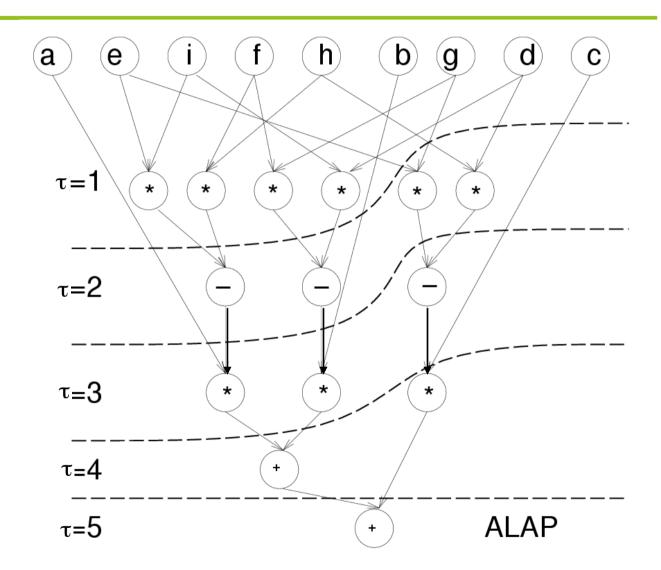


# Scheduling für DFGs (2)

2. As-late-aspossible (ALAP) scheduling:

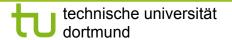
Operationen so spät wie möglich ausführen.

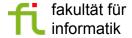
Beispiel
Determinantenberechnung:



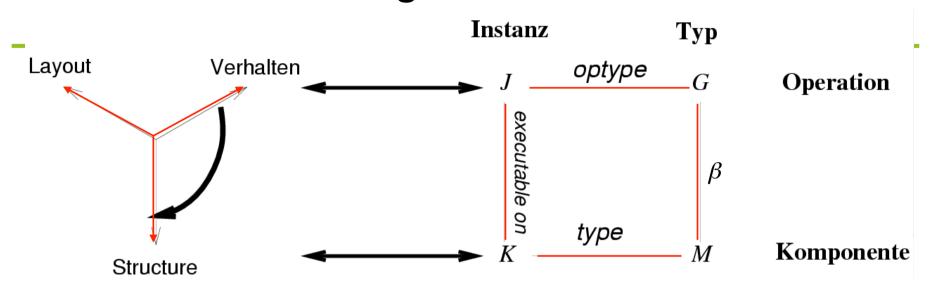
# Scheduling für DFGs (3)

- Bislang: Annahme gleicher Ausführungsgeschwindigkeiten aller Operationen.
- Komplexere Scheduling-Verfahren: berücksichtigen unterschiedliche Ausführungsgeschwindigkeiten, möglichst günstige Allokationen, u.a.m.





### Darstellung von Ressourcen



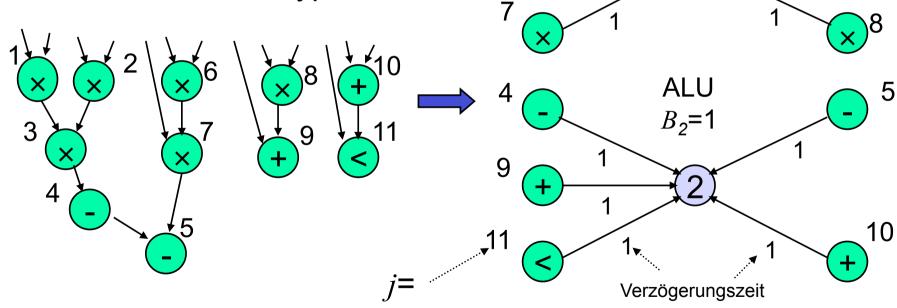
- optype: Typ einer Operation im DFG.
- *type*:  $K \rightarrow M$ : Typ eines Bausteinexemplars.
- $\beta(m)$ :  $M \to \wp(G)$ : Funktionalität eines Bausteins:  $\forall m \in M, g \in G$ :  $g \in \beta(m) \Leftrightarrow m$  kann Operation g ausführen.
- $j \in J$  executable\_on  $k \in K \Leftrightarrow optype(j) \in \beta(type(m))$ .
- *i*∈*I*: Indexmenge von Kontrollschritten.
- $\ell(j,m)$ : Anzahl Kontrollschritte für das Ausführen von j auf m.



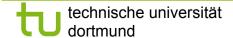


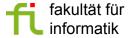
# Ressourcengraph $G_R = (V_R, E_R)$

- Darstellung von
  - type(j)  $\in \beta(m)$
  - und  $\ell = \ell(j,m)$
  - und B<sub>m</sub>: Anzahl der Bausteine vom Typ m



Nach J. Teich.





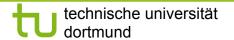
Multiplizierer

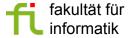
 $B_1=1$ 

### List-Scheduling

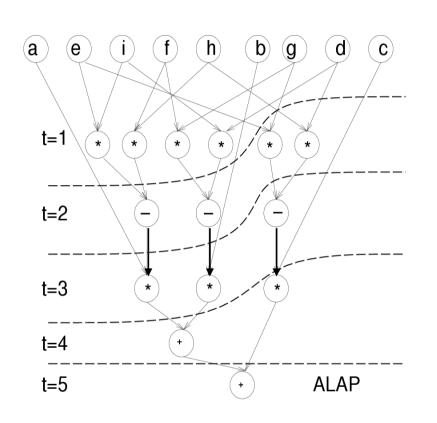
- List-Scheduling ist eine Weiterentwicklung der ASAP/ ALAP-Verfahren.
- Vorbereitung:
  - Topologisches Sortieren des DFG G=(V,E)
  - Ermittlung einer Dringlichkeitsfunktion (Priorität) für jeden Knoten:
    - Mögliche Dringlichkeitsfunktionen *p*:
      - Anzahl der Nachfolgerknoten
      - Gewicht des längsten Pfades
      - Mobilität=Differenz zwischen ALAP und ASAP Schedule

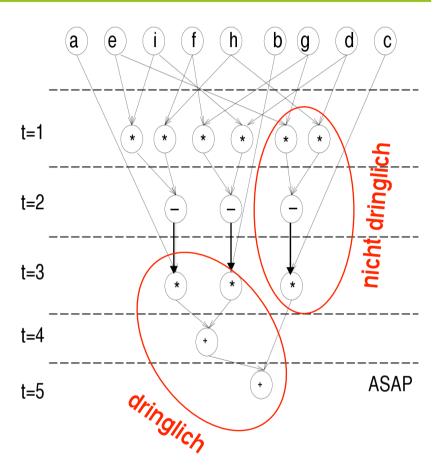
Quelle: Teich: Dig. HW/SW Systeme



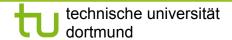


# Mobility als Dringlichkeitsmaß





Mobility erlaubt keine präzise Bevorzugung bestimmter Knoten.





## Wiederholt durchzuführende Berechungen

 Wiederholte Berechnung der Menge der auf einem Bausteintyp m ausführungsbereiten Operationen, deren Vorgänger alle bekannt sind:

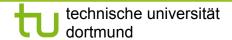
$$A_{i,m} = \{v_j \in V: type(v_j) \in \beta(m) \land \forall j': (v_{j'}, v_j) \in E: i > \tau (v_{j'}) + \ell(j') - 1\}$$

Menge der Operationen des Typs m, die im Kontrollschritt i noch ausgeführt werden:

$$G_{i,m} = \{v_j \in V: type(v_j) \in \beta(m) \land \tau(v_j) + \ell(j) - 1 \ge i \}$$

 Bestimmung einer Menge S<sub>i</sub> von zu startenden Operationen mit

$$|S_i| + |G_{i,m}| \le B_m$$



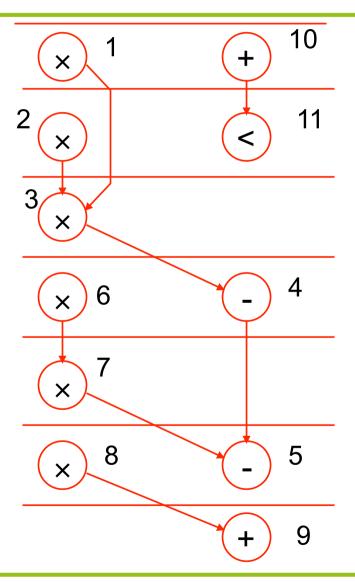


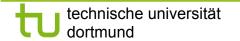
### **Algorithmus**

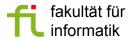
```
• List(G(V,E), \beta, B, p, \ell){
  i := 0;
    repeat {
      for (m=1) to Anzahl Modultypen {
       Bestimme Kandidatenmenge A_{i,m};
       Bestimme Menge nicht beendeter Operationen G_{im};
       Wähle eine Menge maximaler Priorität S_i mit
       |S_i| + |G_{im}| \le B_m
       foreach (v_i \in S_i): \tau(v_i):=i; (*setze schedule fest*)
      i:=i+1;
                                             Auch ohne Ressourcen-
                                             beschränkung
                                             anwendbar
     until (alle Knoten von V geplant);
     return (\tau);
                                             Komplexität: O(|V|)
```

## **Beispiel**

- Schedule für
   Ressourcengraph wie
   vorhin mit der Länge des
   Pfades als
   Dringlichkeitsmaß p.
- $p(v_1) = p(v_2) = 4$   $p(v_3) = p(v_6) = 3$   $p(v_4) = p(v_7) = p(v_8) = p(v_{10})$  = 2 $p(v_5) = p(v_9) = p(v_{11}) = 1$
- $G_{i,m}$ =0, weil  $\ell$ =1  $\forall i,j,m$ .

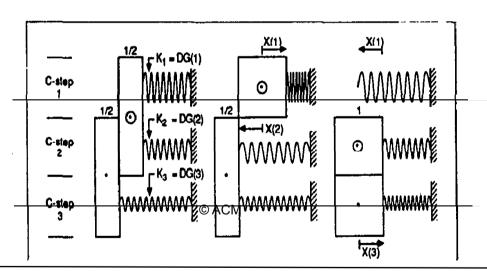






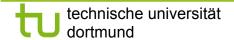
## Scheduling mit Zeitbeschränkungen

- Force-directed scheduling\* zielt auf eine gleichmäßige Ressourcenauslastung bei vorgegebener Ausführungszeit.
- Basiert auf Federmodell und Hooke'schem Gesetz:



\* [Pierre G. Paulin, J.P. Knight, Force-directed scheduling in automatic data path synthesis, *Design Automation Conference* (DAC), 1987, S. 195-202]





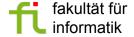


### Beispiel: diffeq

Die Differentialgleichung

```
y'' + 3zy' + 3y = 0
  kann durch den folgenden Algorithmus gelöst werden:
while (z < a) do
 begin
  zl := z + dz;
  ul := u - (3 * z * u * dz) - (3 * y * dz);
  yl := y + (u * dz);
  z := z|;
  u := ul;
  y := yI;
```

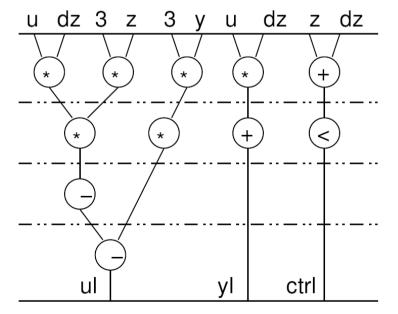
end;



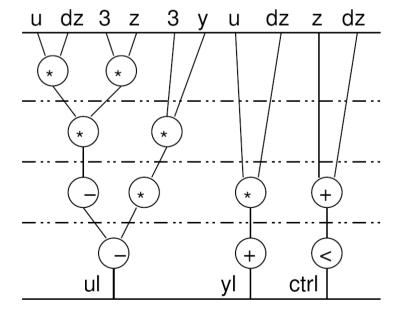
### ASAP- und ALAP-schedules von diffeq

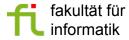
```
while (z < a) do
  begin
  zl := z + dz;  ul := u - (3 · z · u · dz) - (3 · y · dz);
  yl := y + (u · dz); z := zl;
  u := ul;  y := yl;
end;</pre>
```

#### **ASAP**



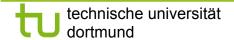
#### **ALAP**

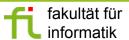




# Jeweils Betrachtung von Klassen von Operationen

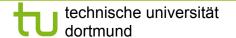
- Partitionierung der (im DFG benutzten) Operationstypen G in Klassen  $\{H_p \in \wp \ (G)\}$  so, dass für die Operationen in den verschiedenen  $H_p$  jeweils disjunkte Bausteintypen in Frage kommen:
- $\forall g \in H_p \ \forall g' \in H_p : \{m \mid g \in \beta(m)\} \cap \{m' \mid g' \in \beta(m')\} = \emptyset$
- Beispiel:
  - $\beta(1)=\{+,-\}, \beta(2)=\{^*\} \rightarrow H_1=\{+,-\}, H_2=\{^*\}$
- Verfahren muss für alle  $H_p$  durchgeführt werden.
- Im Folgenden: Betrachtung einer repräsentativen Menge H.

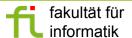




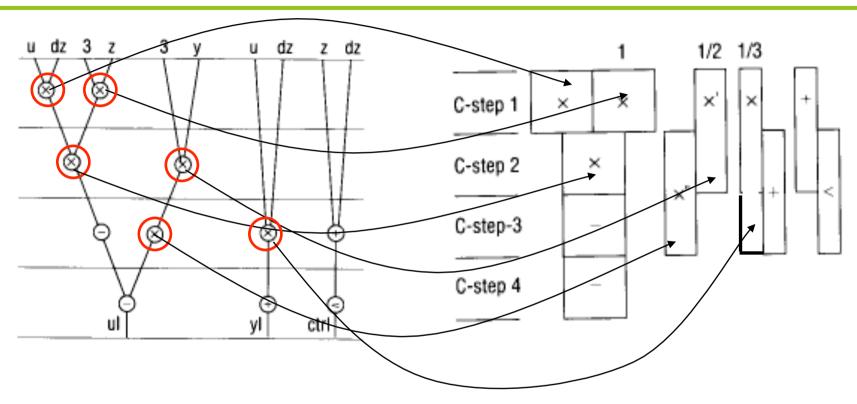
#### **Ablauf von FDS**

- 1. Bestimmung eines Zeitrahmens (*time frame*) für jede Operation
- 2. Bestimmung der Wahrscheinlichkeit für Zuordnung von Operation zu Zeitschritt
- 3. Erzeugung eines Verteilungsgraphen (*distribution graph*)
- 4. Berechnung der Kräfte (forces): Neue Metrik



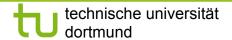


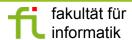
# 1. Erzeugung eines Zeitrahmens R(j)



R(j)={ASAP-Kontrollschritt .. ALAP-Kontrollschritt}

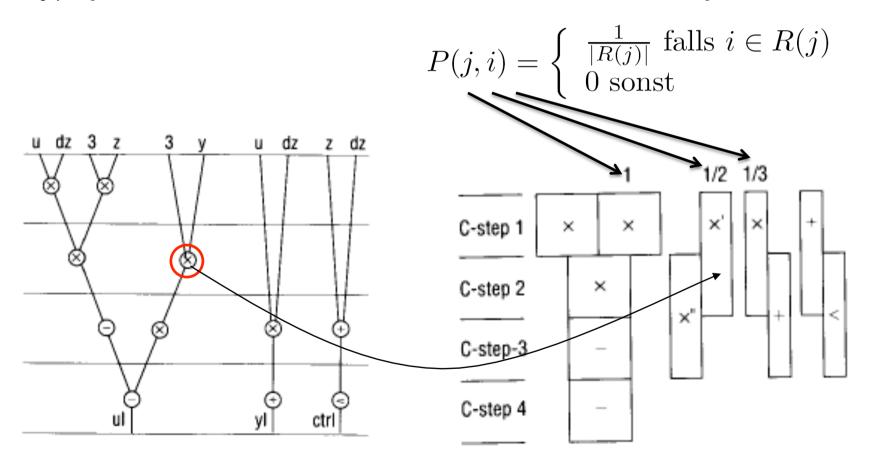
$$P(j,i) = \begin{cases} \frac{1}{|R(j)|} \text{ falls } i \in R(j) \\ 0 \text{ sonst} \end{cases}$$

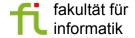




# 2. Erzeugung einer "Wahrscheinlichkeit" P(j,i) für Zuordnung $j \rightarrow i$

R(j)={ASAP-Kontrollschritt .. ALAP-Kontrollschritt}



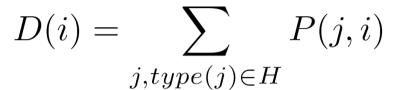


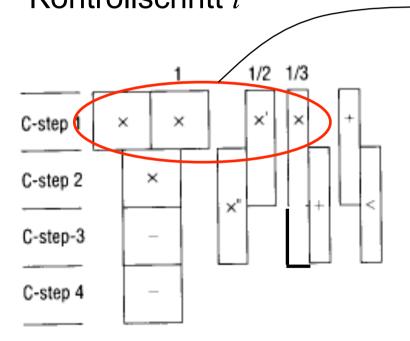
# 3. Bestimmung einer "Verteilung" D(i)

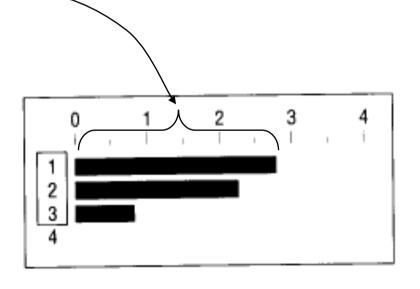
Bestimmung der Anzahl von

Operationen aus H im

Kontrollschritt *i* 





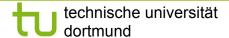


$$D(1) = 2.5/6$$

$$D(2) = 2 2/6$$

$$D(3) = 5/6$$

$$D(4) = 0$$



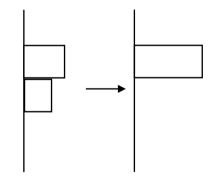


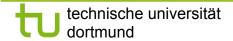
# 4. Berechnung von direkten Kräften (1)

- Die Metrik Kraft wird verwendet, um die Auslastung der einzelnen Funktionseinheiten zu optimieren
  - Hohe positive Kraft = schlechte Auslastung
- $\Delta P_i(j,i')$  ist die Änderung der Kraft auf j im Kontrollschritt i', wenn j auf i abgebildet wirdi

Die neue Wahrscheinlichkeit j in i auszuführen, ist 1; die alte war P(j, i).

Die neue Wahrscheinlichkeit j in  $i \neq i$  auszuführen, ist 0; die alte war P(j, i).





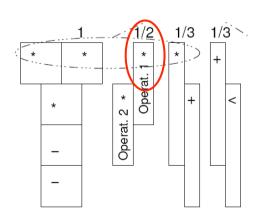


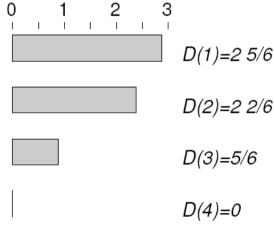
# 4. Berechnung von direkten Kräften (2)

 SF(j, i) ist die gesamte Änderung der (direkten) Kräfte aufgrund der Zuordnung von j zu i.

$$SF(j,i) = \sum_{i' \in R(j)} D(i') \Delta P_i(j,i') \qquad \Delta P_i(j,i') = \begin{cases} 1 - P(j,i) \text{ falls } i = i' \\ -P(j,i') \text{ sonst} \end{cases}$$

#### Beispiel





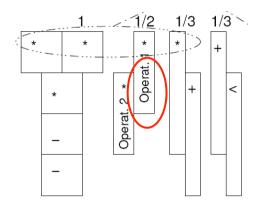
$$SF(1,1)=2\ 5/6\ (1-1/2)-2\ 2/6\ (1/2)=$$

$$1/2\ (17/6-14/6)=1/2\ (3/6)=1/4$$

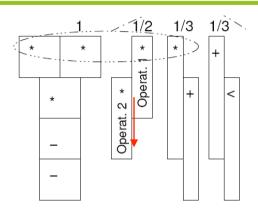


# 4. Berechnung von direkten Kräften (3)

 Berechnung der direkten Kraft für die Zuordnung von Operation 1 in Kontrollschritt 2.



# 5. Berechnung von indirekten Kräften (1)

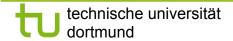


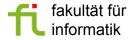
Die Zuordnung von Operation 1 zu CS 2 impliziert die Zuordnung von Operation 2 zu CS 3

Betrachtung von Vorgänger- und Nachfolgerkräften

$$\begin{array}{lcl} VF(j,i) & = & \sum\limits_{j' \in \text{ Vorg\"{a}nger von } j} \sum\limits_{i' \in I} D(i') \Delta P_{j,i}(j',i') \\ NF(j,i) & = & \sum\limits_{j' \in \text{ Nachfolger von } j} \sum\limits_{i' \in I} D(i') \Delta P_{j,i}(j',i') \end{array}$$

 $\Delta P_{j,i}(j',i')$  ist die Änderung der Wahrscheinlichkeit der Zuordung von j' zu i' aufgrund der Zuordnung von j zu i



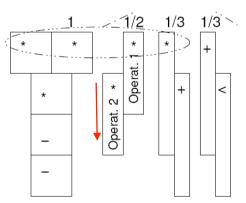


# 5. Berechnung von indirekten Kräften (2)

$$VF(j,i) = \sum_{j' \in \text{ Vorgänger von } j} \sum_{i' \in I} D(i') \Delta P_{j,i}(j',i')$$

$$NF(j,i) = \sum_{j' \in \text{ Nachfolger von } j} \sum_{i' \in I} D(i') \Delta P_{j,i}(j',i')$$

Beispiel: Berechnung der Nachfolgerkraft für die Zuordnung von Operation 1 in Kontrollschritt 2



$$NF(1,2) = D(2) * \Delta P_{1,2}(2,2) + D(3) * \Delta P_{1,2}(2,3)$$

$$= 2\frac{2}{6} * (-0,5) + \frac{5}{6} * 0.5$$

$$= -\frac{14}{12} + \frac{5}{12}$$

$$= -\frac{9}{12} = -\frac{3}{4}$$





#### Gesamtkräfte

 Die Gesamtkraft ergibt sich als Summe der direkten und der indirekten Kräfte:

$$F(j,i) = SF(j,i) + VF(j,i) + NF(j,i)$$

Im Beispiel:

$$F(1,2) = SF(1,2) + NF(1,2) = -\frac{1}{4} + (-\frac{3}{4}) = -1$$

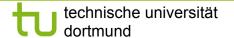
Der niedrige Wert lässt die Zuordnung von Operation 1 zu CS 2 sehr vorteilhaft erscheinen.

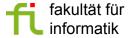




#### Gesamtablauf

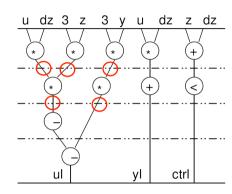
```
procedure kräfteverfahren;
 begin
   ASAP-Scheduling;
   ALAP-Scheduling;
   while nicht alle Operationen eingeplant do
      begin
         wähle Operation mit niedrigster Gesamtkraft aus;
         plane Operation in dem Kontrollschritt mit
          niedrigster Kraft ein;
         berechne Ausführungsintervalle neu;
         berechne D(i) neu;
      end;
 end
```



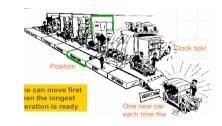


# Eigenschaften von force-directed scheduling (FDS)

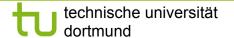
 Kann auf die Behandlung von Pufferregistern und Verbindungen ausgedehnt werden, indem die entsprechenden Operationen und Ressourcen eingeführt werden.



- FDS kann mit LS kombiniert werden.
- Es gibt diverse Erweiterungen, die bestimmte Nachteile ausgleichen.
- FDS ist ein populäres Verfahren auch außerhalb des Mikroelektronikentwurfs.



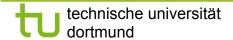
www.it.lth.se/ courses/dsi/ material/ Lectures/ Lecture6.pdf

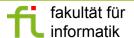




## **Vergleich LS – FDS**

- List scheduling (LS)
  - Vorgegebene Ressourcen
  - Minimierung von delays
- Force-directed scheduling (FDS)
  - Balanciert Nebenläufigkeit von Operationen
    - Sicherstellen, dass alle Einheiten möglichst ausgelastet sind
  - Vorgegebene Zeitschranken
  - Minimierung benötigter Ressourcen
    - Funktionseinheiten, Register, Verbindungen





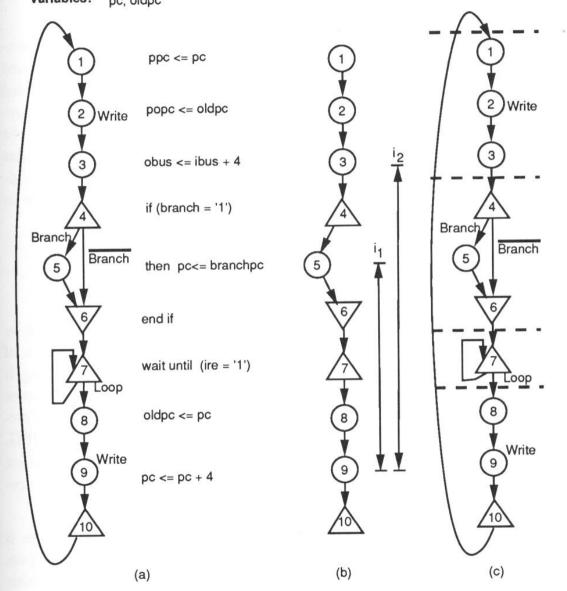
#### Path-based scheduling

 Schwergewicht auf möglichst großer
 Ausführungsgeschwindigkeit der wichtigsten
 Pfade.

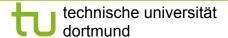
Zunächst werden alle Pfade berechnet.

 Diese werden dann unabhängig voneinander "eingeplant" und anschließend werden die Schedules verschmolzen. Input Ports: branchpc, ibus, branch, ire

Output Ports: ppc, popc, obus
Variables: pc, oldpc



© Gajski et al.



fakultät Figure 7.14: Path-based scheduling: (a) an example CDFG, (b) a path informa in the CDFG with constraint intervals, (c) scheduled CDFG.

## Zusammenfassung

- Begriff der Mikroarchitektur-Synthese
- Ersetzung von höheren Sprachelementen
- Scheduling
  - ASAP
  - ALAP
  - List scheduling (LS)
  - Force-directed scheduling (FDS)

