

Laborübung 1

Zu bearbeiten in der Woche vom Montag, 25. April 2011, 16:00

Hinweis: Die Übungen sind Präsenzübungen, die vor Ort im Labor U09 in Gruppen von bis zu drei Studierenden bearbeitet werden können. Die Teilnahme an den Laborübungen ist freiwillig.

1.1 Accounts

Das CI-Lab des LS12 in OH16 U09 verfügt über 12 Windows-PCs, die mit einem Serversystem verbunden ist, auf dem die Synthesoftware unter Linux läuft. Lokal läuft dabei auf den Windows-Rechnern z.B. (VHDL-)Synthese- und Programmiersoftware von Xilinx (ISE). Sie erhalten einen Account "ses.xyz" für die Windows-Rechner, der initial auch für den Linux-Server gültig ist; allerdings sind die Benutzerkennungen nicht synchronisiert, so dass ein Passwort auf beiden Systemen separat geändert werden muss.

Sie erhalten eine Benutzerkennung und ein Passwort. Melden Sie sich damit zunächst an einem Windows-Rechner an!

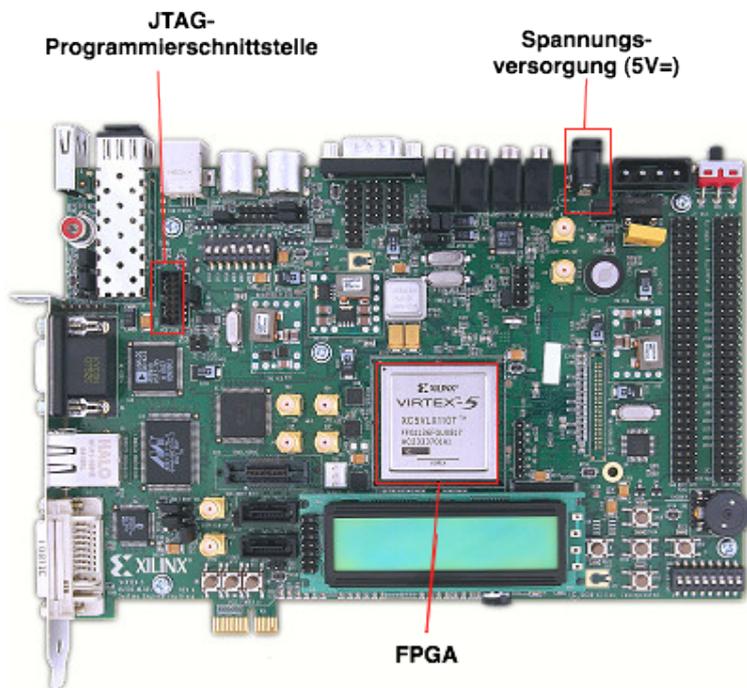


Abbildung 1: Xilinx XUPV5/ML509 FPGA-Board

1.2 FPGA-Boards

FPGA-Boards sind empfindlich gegenüber statischer Elektrizität. In dieser Aufgabe erhalten Sie ein Xilinx XUP V5 (ML509) FPGA-Board, wie in Abb. 1 zu sehen. Erden Sie sich mit Hilfe eines am jeweiligen Platz bereit liegenden Antistatik-Armbands und entnehmen Sie das Board der Verpackung; verbinden Sie das Board dann mit der Stromversorgung (achten Sie auf die Verwendung eines 5V-Netzteils!) und dem USB JTAG-Programmieradapter.

1.3 Überblick ISE-Software

Die ISE-Software von Xilinx ist eine integrierte Umgebung für die Synthese und Simulation von Hardwarebeschreibungen in VHDL/Verilog. Laden und entpacken Sie das bereitgestellte VHDL-Testprojekt "test.zip". Öffnen Sie Xilinx ISE und öffnen Sie das Projekt. Können Sie anhand des VHDL-Quellcodes erkennen, welche Funktion der VHDL-Code erfüllt?

Die Verbindung der externen Anschlüsse des FPGA ist von Schaltung zu Schaltung unterschiedlich. Öffnen Sie die zum Projekt gehörende *UCF-Datei*¹. Welche Einträge definieren die FPGA-Pins, an denen auf unserem Xilinx-Board die Leuchtdioden angeschlossen sind?

Erzeugen Sie anhand der vor Ort gegebenen Erklärungen ein *Bitfile* zur Programmierung des FPGA in ISE.

1.4 FPGA-Board konfigurieren

Starten Sie nach erfolgreicher Erzeugung des Bitfiles nun das IMPACT-Werkzeug von Xilinx. Mit IMPACT wird das erzeugte Bitfile, das die FPGA-Konfiguration enthält, in das SRAM des FPGAs geladen. In IMPACT müssen Sie zuerst ein neues Projekt mit beliebigem Namen erstellen. Verbinden Sie sich dann (evtl. muss das "Programming Cable" zuvor ausgewählt werden – auto detect sollte funktionieren) mit dem Board. Sie sehen dann die auf dem FPGA-Board verfügbaren programmierbaren Bausteine, vgl. Abb. 2. Weisen Sie (nur) dem FPGA Virtex 5 (XL5VX110T) das in der vorherigen Aufgabe erzeugte Bitfile zu und "programmieren" sie das FPGA. Danach sollte ein Effekt auf dem Board zu sehen sein...

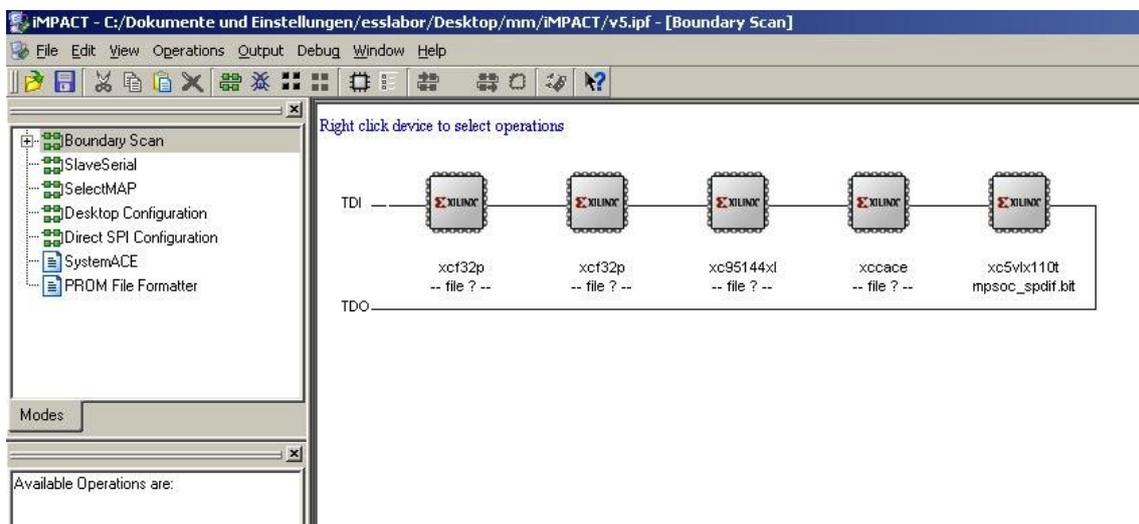


Abbildung 2: Xilinx XUPV5/ML509 JTAG Scan Chain

¹UCF = "User Constraints File".