

Rechnerstrukturen im SS 2013 Übungsblatt 12 (letztes Blatt)

Aufgabe 1 (Mikroprogrammierung) (4 Punkte)

Wir betrachten die Befehlsfolge

1. li \$2,0x10010000
2. lw \$3,0x4(\$2)

- a) Welche Zustände durchläuft das Steuerwerk beim 2. Befehl? (lw \$3,0x4(\$2))
(die Namen der Zustände sind gefragt)
- b) Welche Bits vom Befehlsregister werden bei der Decodierung des 2. Befehls am Steuerwerk anliegen?
(es sind genau die Bits gefragt, die für diesen Befehl nötig sind; das sind weniger als 32 Bits)

Aufgabe 2 (Assembler-Analyse) (4 Punkte)

a) Analysieren Sie folgendes Assemblerprogramm, indem Sie die Wirkung der Befehle in symbolischer Register-Transfer-Notation (wie z.B. $\text{Reg}[3] := \text{Reg}[4] + \text{Reg}[5]$) hinter den # kommentieren. Konstanten dürfen Sie in Exponentenschreibweise aufführen. Geben Sie beim Befehl "bne" an, ob ein Sprung ausgeführt wird oder nicht.

```
.data
diff: .word 0x0000fffc
.text
main:    ori $2,$0,3      # Reg[2]:=
        lw  $4,diff     #
        lui $3,1        #
        sub $5,$3,$4    #
marke:   add $5,$5,$5    #
        sub $2,$2,1     #
        bne $2,$0,marke # 1. Durchlauf:
                                # 2. Durchlauf:
                                # 3. Durchlauf:
        ori $5,$5,1     #
        li  $2,10       #Programmende
        syscall
```

b) Welchen Inhalt hat das Register Reg[5] nach Ausführung des Programms? Geben Sie den Wert in dezimaler Schreibweise an.

Inhalt von Reg[5] (dezimal):

Aufgabe 3 (Paging) (4 Punkte)

Fünf Seiten (unter „Zugriff“) sollen in einem Speicher mit drei Kacheln 0, 1 und 2 verwaltet werden. Zu den ersten drei Zeitpunkten werden die Kacheln mit den Seiten 9, 7 und 2 gefüllt.

Zeit	1	2	3	4	5	6	7	8	9	10	11	12
Zugriff	9	7	2	7	1	9	4	2	7	1	9	2
Kachel 0	9	9	9									
Kachel 1	-	7	7									
Kachel 2	-	-	2									

Führen Sie diese Liste entsprechend der in der Zeile „Zugriff“ angegebenen Seiten fort. Zur Bestimmung der Kachel, aus der die Seite zugunsten der neuen Seite ausgelagert werden soll, verwenden Sie den LRU-Algorithmus (*least recently used*).

Aufgabe 4 (TLBs) (4 Punkte)

Gegeben sei eine TLB-Architektur mit direct mapping. Für diese Architektur sei eine Folge von virtuellen Adressen gemäß der nachfolgenden Tabelle gegeben. Der Eintrag „X“ für den Offset bedeutet, dass die Werte für diese Aufgabe redundant sind.

Tragen Sie in der Tabelle rechts ein, ob Sie einen Treffer im TLB haben und tragen Sie für jede TLB-Zeile den Inhalt des Tag-Feldes nach der Ausführung der Adressumrechnung für die links angegebene Adresse ein. Leere Felder bedeuten: „derselbe Wert wie in dem ersten nicht-leeren Feld darüber“. „?“ bedeutet: unbekannt.

Virtuelle Adressen		Treffer	Inhalte der Tag-Felder			
Tag	Index	(ja/nein)	Index=00	Index=01	Index=10	Index=11
			?	?	?	?
0000	00	nein	0000			
0001	11	nein				0001
0011	11					
0001	00					
0010	11					
0001	01					
0001	00					
0010	11					
0000	00					
0001	01					

Die Abgaben sollen bis Donnerstag, 4. Juli 2013 um 10.00 Uhr in den Briefkasten des LSXII in der Otto-Hahn-Straße 16 eingeworfen werden. Bitte Name (bei einem 3er-Team alle), Matrikel- und Gruppennummer oben auf der ersten Seite der Lösungen angeben.