

***Übungen zu
Rechnerarchitektur
– Übungsblatt 11 –***

Sommersemester 2017

Anas Toma
Rico van Endern

Technische Universität Dortmund

Lehrstuhl Informatik 12

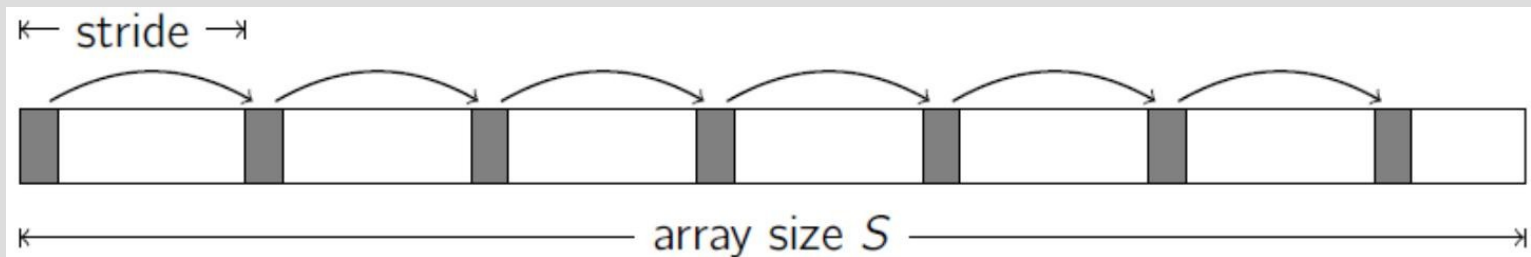
Entwurfsautomatisierung für Eingebettete Systeme

Cache Benchmark

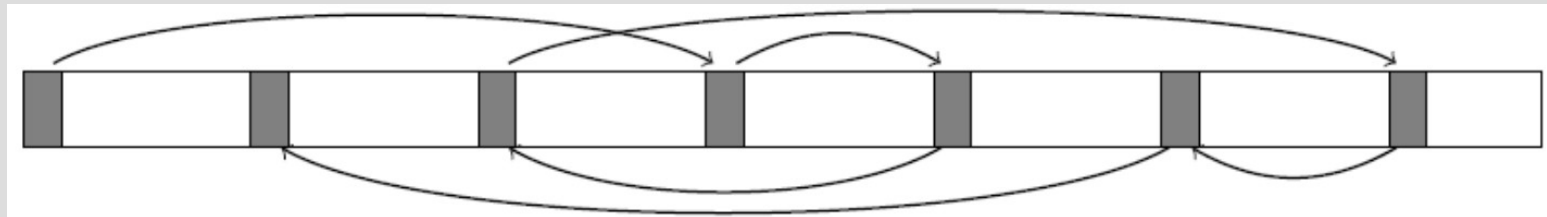
Eindimensional Array erstellen

- Zugriff Formen

- **Sequentiell** (Stride: der Abstand zwischen zwei Array-Elementen)



- **Zufällig**



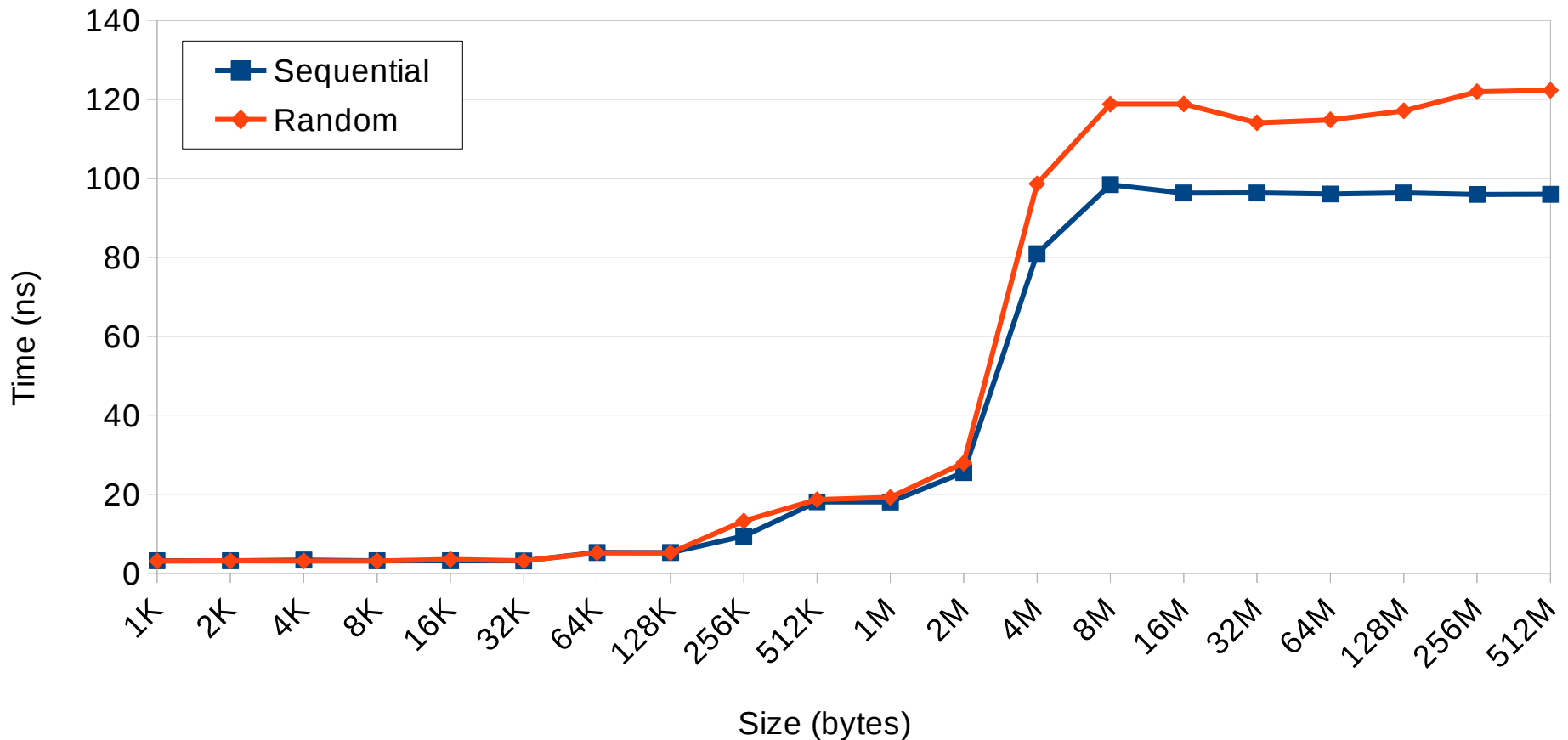
Cache Benchmark - Konfigurationen

- Konfigurationsparameter
 - Stride size s: 8 bytes - 16 kilobytes
 - Gesamtgröße des Arrays S: 4 kilobytes - 512 megabytes

- Hardware
 - Prozessor: Intel core i5-520M
 - L1 Cache: 2x32 KB
 - L2 Cache: 2x256 KB
 - L3 Cache: 3 MB

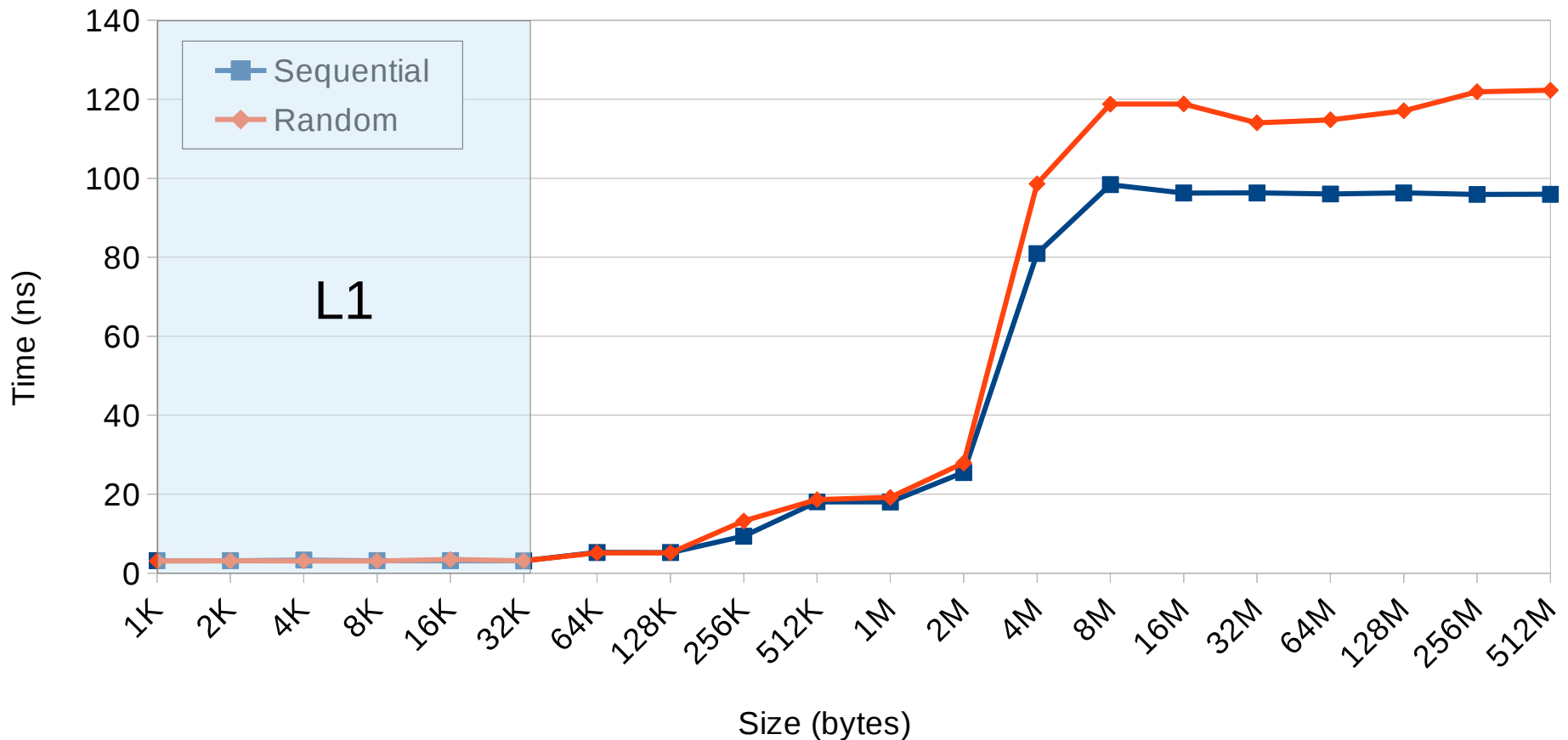
Cache Benchmark - Ergebnisse

Intel Core i5-520M



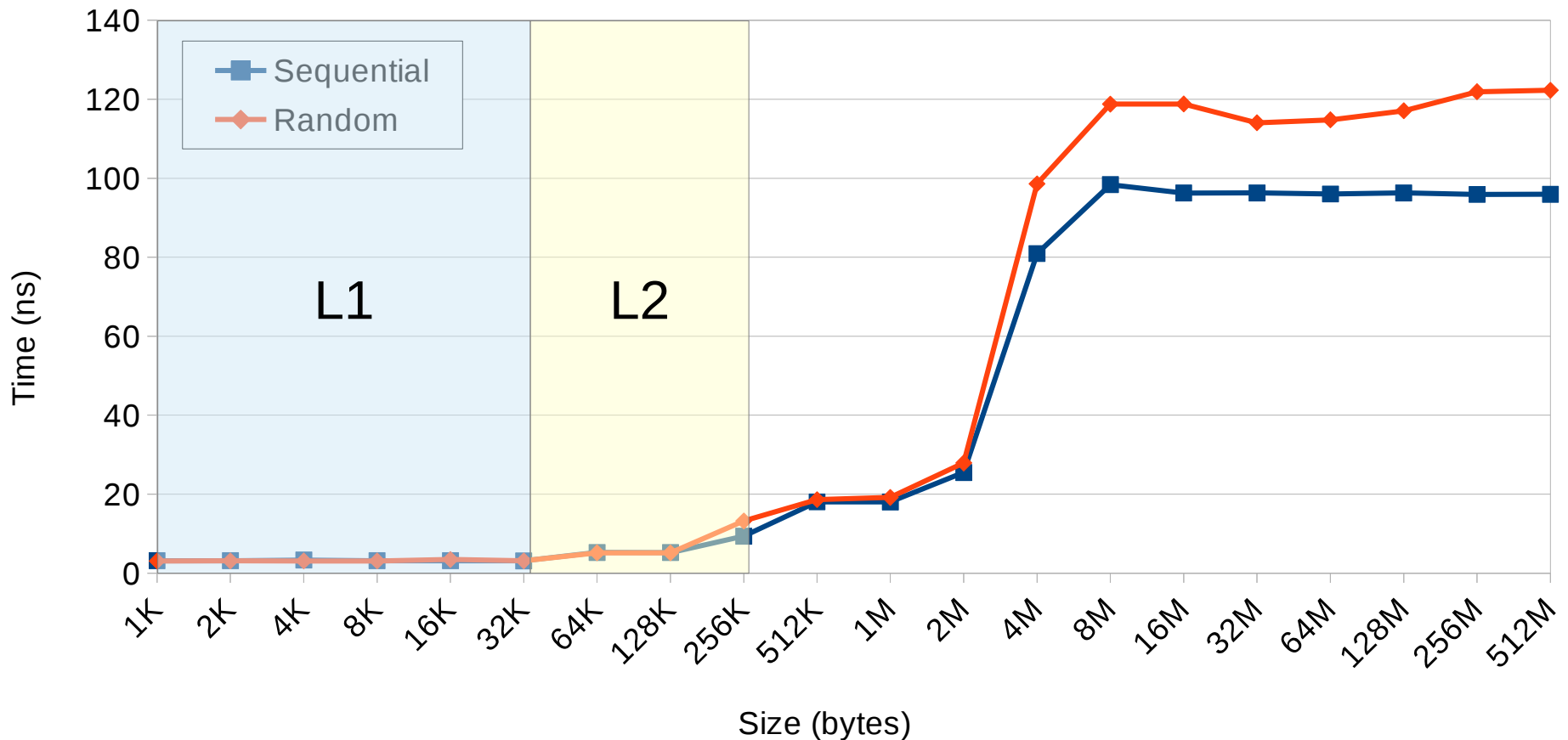
Cache Benchmark - Ergebnisse

Intel Core i5-520M



Cache Benchmark - Ergebnisse

Intel Core i5-520M



Cache Benchmark - Ergebnisse

Intel Core i5-520M

