

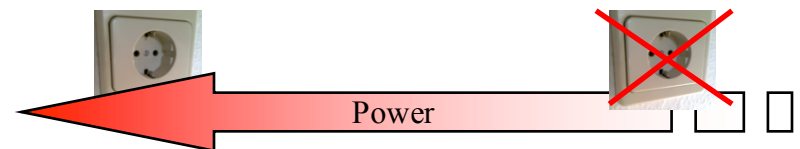
Energie und Leistung

Jian-Jia Chen
(slides are based on
Michael Engel und Peter Marwedel)
Informatik 12
TU Dortmund

2019/05/13

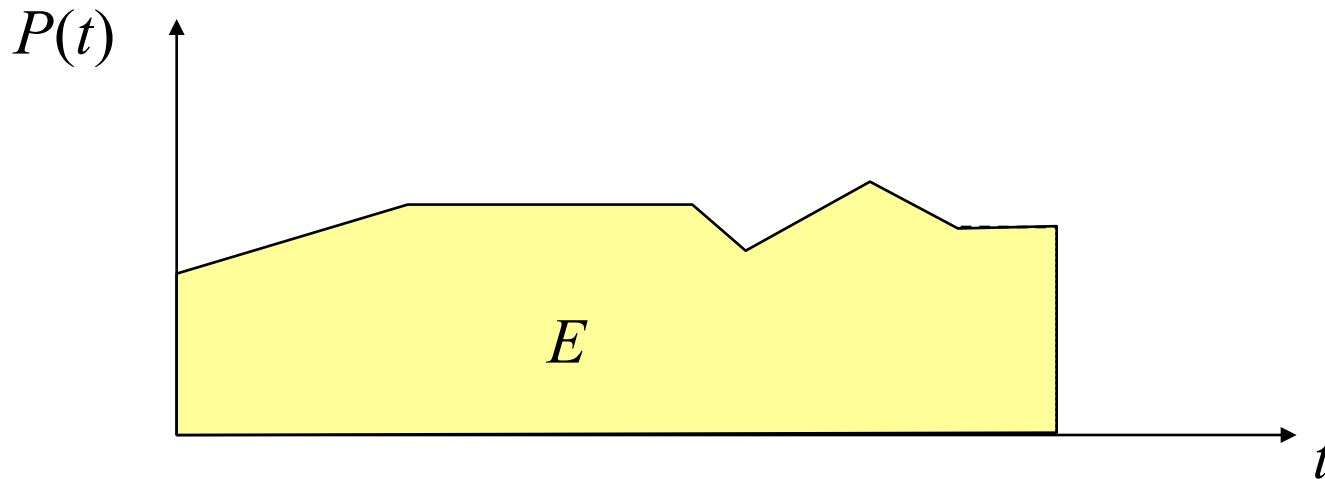
Energieeffizienz

Ausführungsplattformen	Relevant during use?		
	Mit Netzstecker	Im Wechsel	Ohne Netzstecker
z.B.	Fabrik	Auto	Sensor
Treibhauseffekt (Global warming)	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
Energiekosten	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
Verbesserte Performanz	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
Kühlungsproblem	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
Vermeidung von starken elektrischen Strömen und Elektromigration	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
Zuverlässigkeit	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
Energie als eine sehr knappe Ressource	<input type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>



Beziehung zwischen Energie und Leistung

$$E = \int P(t) dt$$



Beide sind eng verwandt, aber sie sind unterschiedliche physikalische Dinge

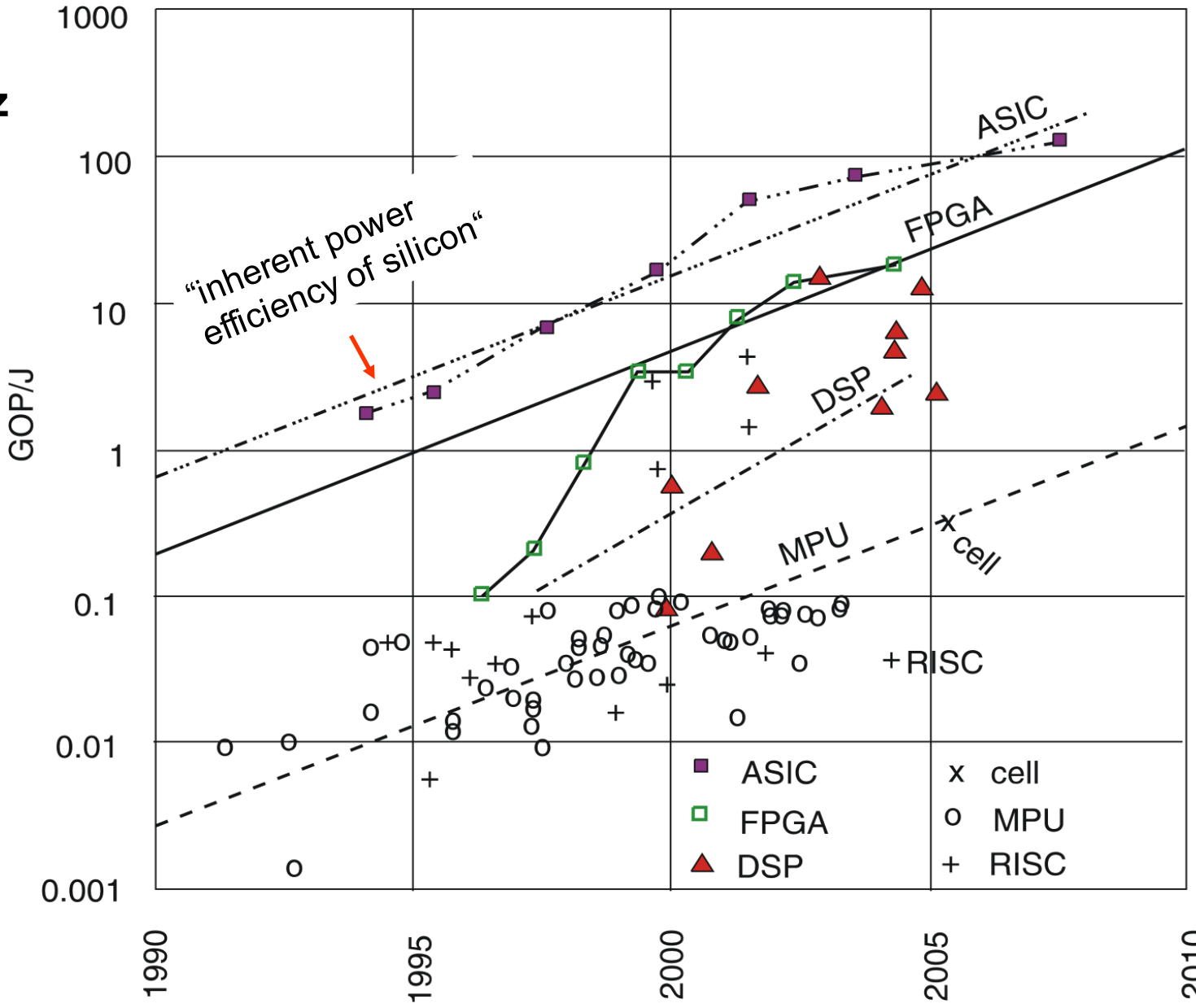
Energie oder Leistung: Welche ist wichtiger?

- Die **Leistung** zu minimieren ist bedeutend für:
 - Die Entwicklung von Leistungsversorgung und Spannungsregler
 - Die kurzfristige Kühlung
 - Die Zuverlässigkeit
- Die **Energieverbrauch** zu minimieren ist bedeutend für:
 - Die geringe Verfügbarkeit von Energie, besonders in mobilen Systemen
 - Kühlung: hohe Kosten, beschränkter Kühlungsraum
 - Temperatureinfluss
 - Verlässlichkeit und Lebenszeit



 **Im Allgemeinen sind beide wichtig.**

Energieeffizienz verschiedener Hardware Plattformen

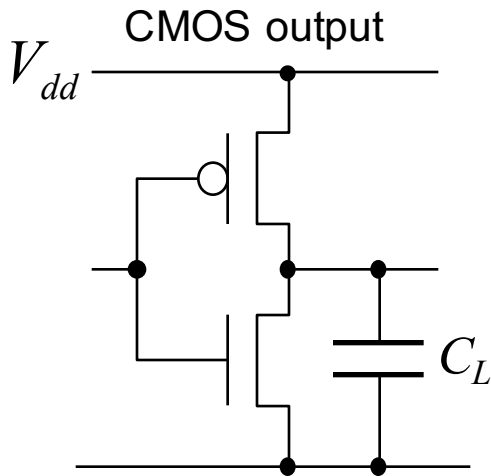


© Hugo De Man, IMEC, Philips, 2007

Voraussetzung: CMOS Schaltung

dynamische und statische Leistungsaufnahme

- **dynamische Leistungsaufnahme:** wegen der Aufladung und Entladung des Kondensators



$$P = \alpha C_L V_{dd}^2 s \text{ with}$$

α : switching activity

C_L : load capacitance

V_{dd} : supply voltage

s : clock frequency

☞ Decreasing V_{dd} reduces P quadratically

- **statische Leistungsaufnahme:** wegen der Leckströme (d.h. Leistung wird verbraucht auch ohne Taktsignale)
- Durch Skalierung der Technologie (Chip Herstellung) wurden die Leckströme fast gleich wie oder höher als dynamische Leistungsaufnahme.

Energieeffizienz: Grundlagen der dynamischen Spannungsskalierung (DVS)

Leistungsaufnahme der CMOS Schaltungen (ohne Leckströme):

$$P = \alpha C_L V_{dd}^2 s \text{ with}$$

α : switching activity

C_L : load capacitance

V_{dd} : supply voltage

s : clock frequency

Verlangsamung der CMOS Schaltungen:

$$\tau = k C_L \frac{V_{dd}}{(V_{dd} - V_t)^2} \text{ with}$$

V_t : threshold voltage

($V_t < \text{than } V_{dd}$)

☞ Reduzierung von V_{dd} reduziert P quadratisch, aber die Laufzeit steigt nur linear

Energieeffizienz: Grundlagen der dynamischen Skalierung von Spannung und Frequenz (DVFS)

Leistungsaufnahme der CMOS Schaltungen (ohne Leckströme):

$$P = \alpha C_L V_{dd}^2 s \text{ with}$$

α : switching activity

C_L : load capacitance

V_{dd} : supply voltage

s : clock frequency

Verlangsamung der CMOS Schaltungen:

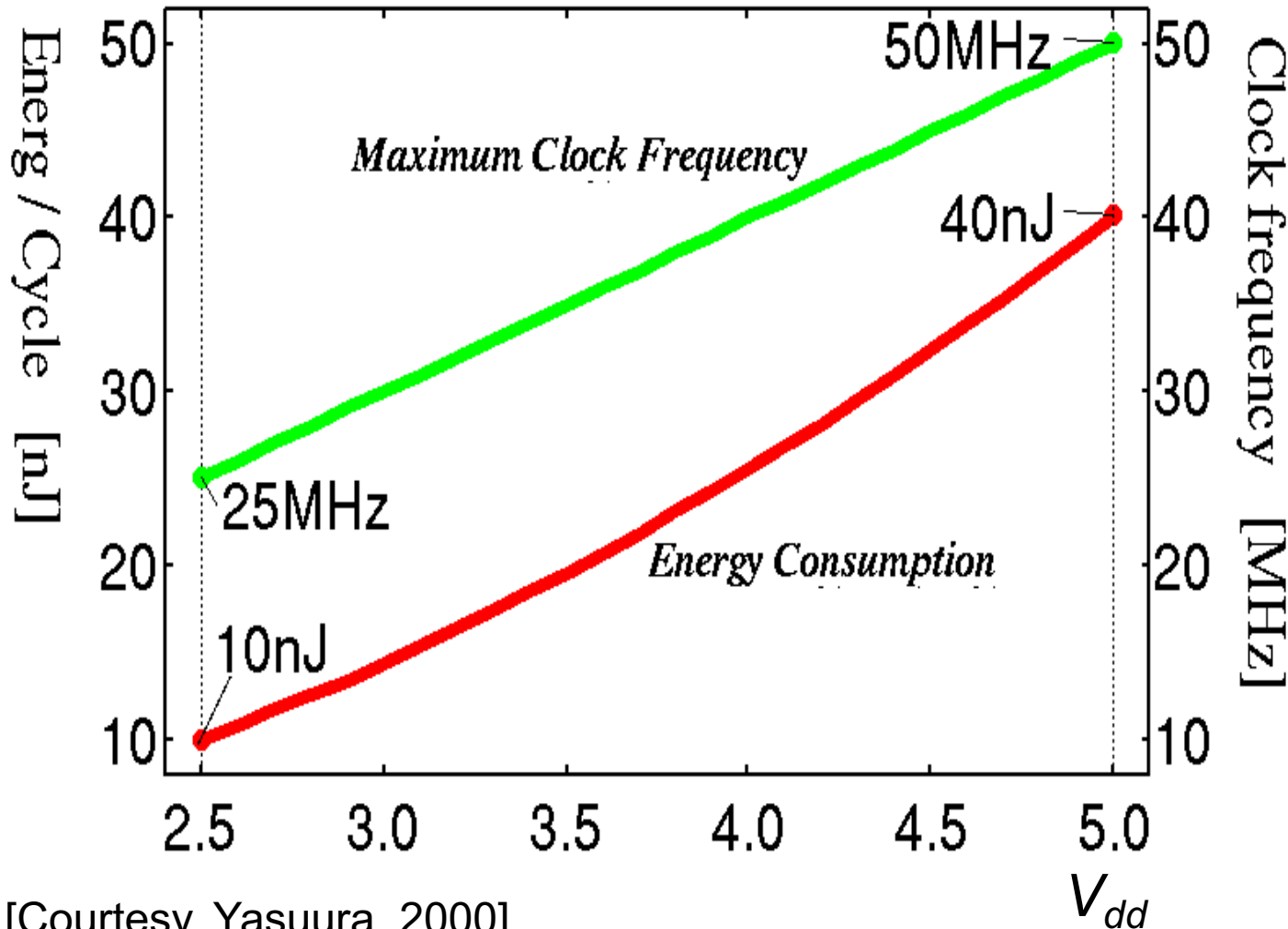
$$\tau = k C_L \frac{V_{dd}}{(V_{dd} - V_t)^2} \text{ with}$$

V_t : threshold voltage

($V_t < \text{than } V_{dd}$)

☞ Gleichzeitige Reduzierung von V_{dd} und Frequenz reduziert P kubisch, aber die Laufzeit steigt nur linear

Skalierung von Spannung/Frequenz : ein Beispiel



[Courtesy, Yasuura, 2000]

Abstraktes Leistungsmodell

CMOS-core Power
Model

$$P(s) = P_{\text{dynamic}}(s) + P_{\text{static}}$$

Considering that:

$$P_{\text{dynamic}}(s) = C_{\text{eff}} V_{dd}^2 s$$

$$s \propto \frac{(V_{dd} - V_t)^2}{V_{dd}}$$

We can approximate to:

$$P(s) = \alpha s^\gamma + \beta$$

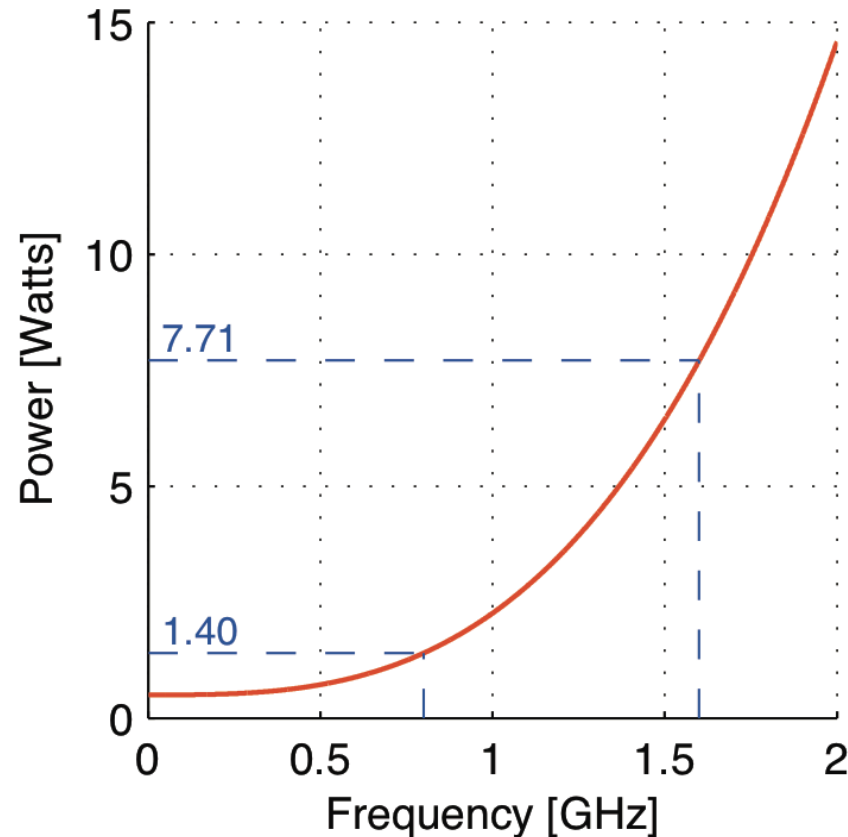


Figure: $\alpha = 1.76 \frac{\text{Watts}}{\text{GHz}^3}$, $\gamma = 3$ and $\beta = 0.5 \text{ Watts}$

Abstraktes Energiemodell

Energy Consumption

$$E(s) = (\alpha s^\gamma + \beta) \frac{\Delta c}{s}$$

Critical Frequency:

$$s_{\text{crit}} = \sqrt[\gamma]{\frac{\beta}{(\gamma - 1)\alpha}}$$

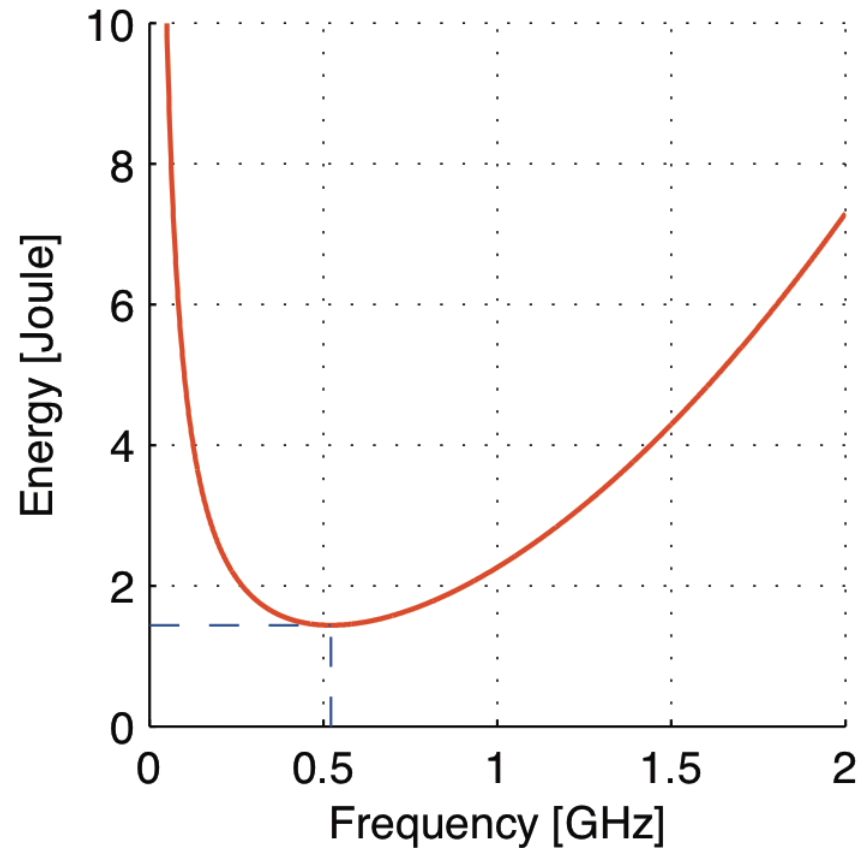


Figure: $\alpha = 1.76 \frac{\text{Watts}}{\text{GHz}^3}$, $\gamma = 3$,
 $\beta = 0.5 \text{ Watts}$ and $\Delta c = 10^9 \text{ cycles}$

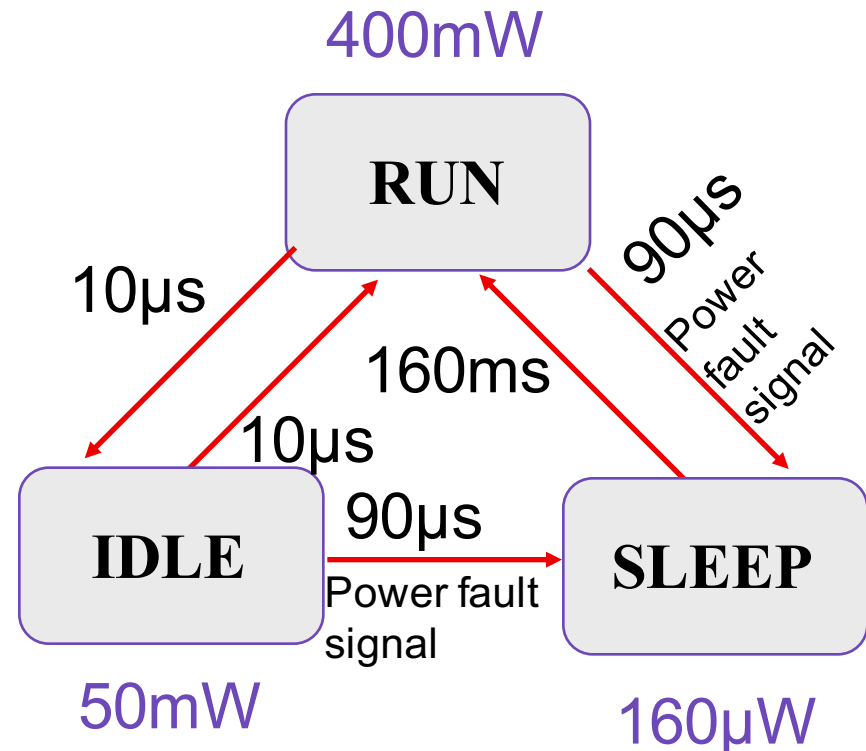
dynamisches Leistungsmanagement (DPM) (engl. Dynamic power management)

Beispiel: STRONGARM SA1100

RUN (Lauf): Betrieb

IDLE (Leerlauf): ein Software Prozess, der keine Funktion hat und nur die Unterbrechungen beobachtet und überprüft

SLEEP (Schlaf): Ausschaltung (aber noch einige Anschlüsse sind aktiv zum Aufwachen)



Parallele Ausführung mit geringer Spannung ist effizienter als sequenzielle Ausführung mit höherer Spannung

Formeln

Leistungsaufnahme:

$$P \sim V_{DD}^2 s,$$

Maximale Taktfrequenz:

$$s \sim V_{DD},$$

Energieverbrauch:

$$E = P \times t$$

Laufzeit:

$$t \sim 1/s$$

Parallele Ausführung, mit M Operationen pro Takt:

Näherungs-
berechnung

Taktfrequenz ist reduziert auf:

$$s' = s / M,$$

Spannung ist reduziert auf:

$$V_{DD}' = V_{DD} / M,$$

Leistung der parallelen Ausführung:

$$P^\circ = P / M^3 \text{ pro Operation,}$$

Leistung von β Operationen pro Takt:

$$P' = M \times P^\circ = P / M^2,$$

Laufzeit:

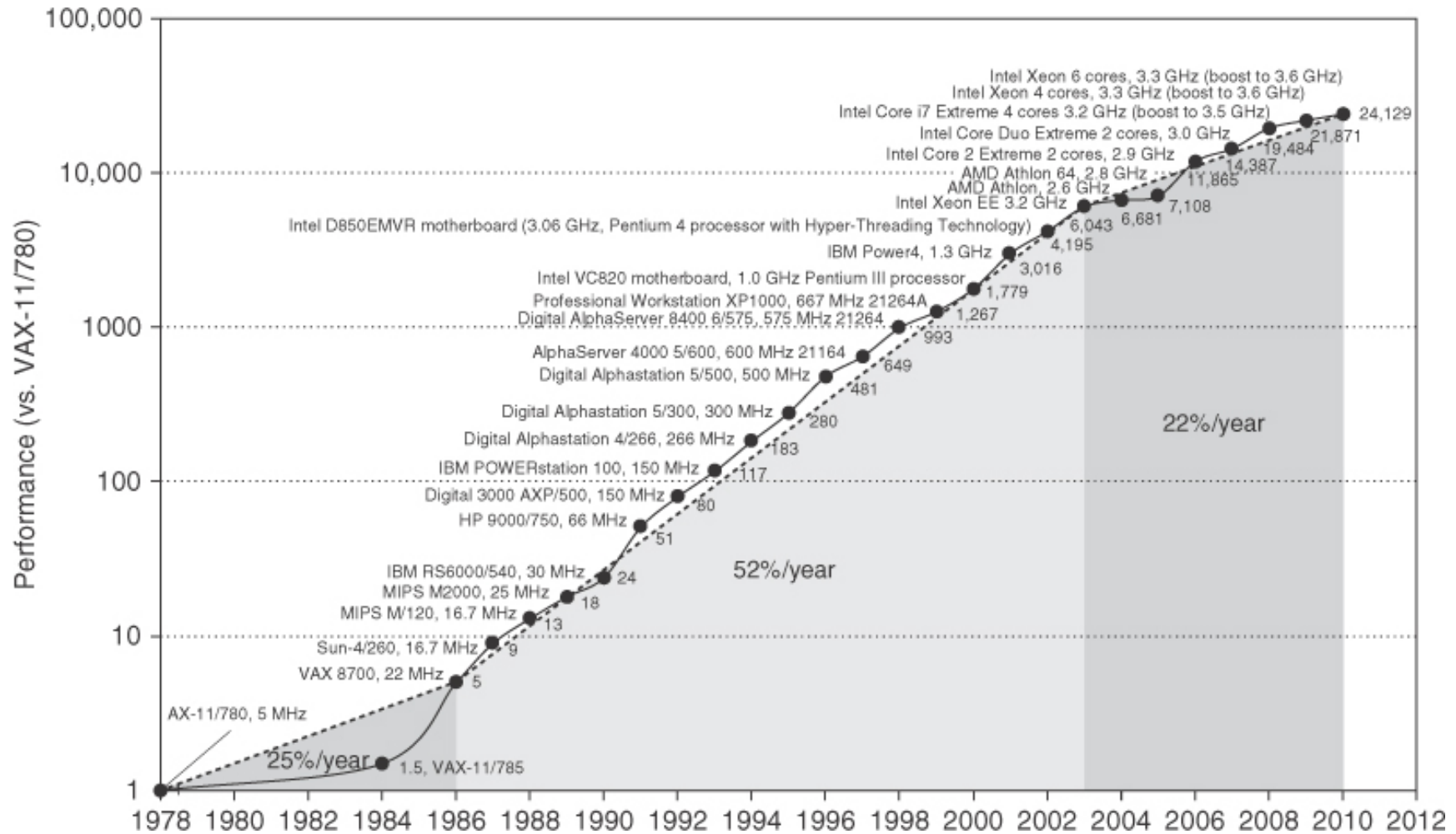
$$t' = t,$$

Energieverbrauch ist reduziert auf:

$$E' = P' \times t = E / M^2$$

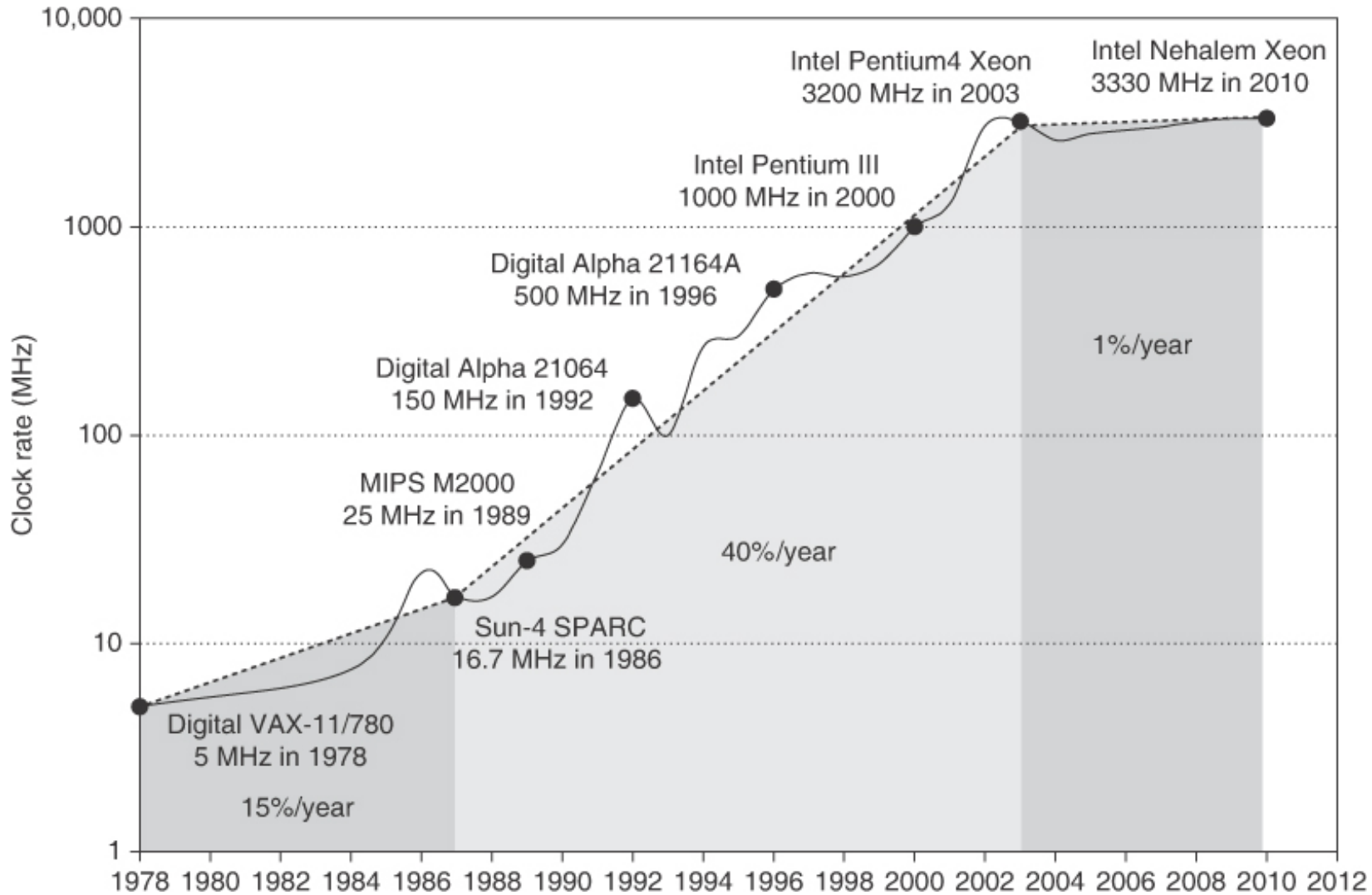
☞ Argumente für Spannungsskalierung und parallele Ausführung

Performanz-Trends

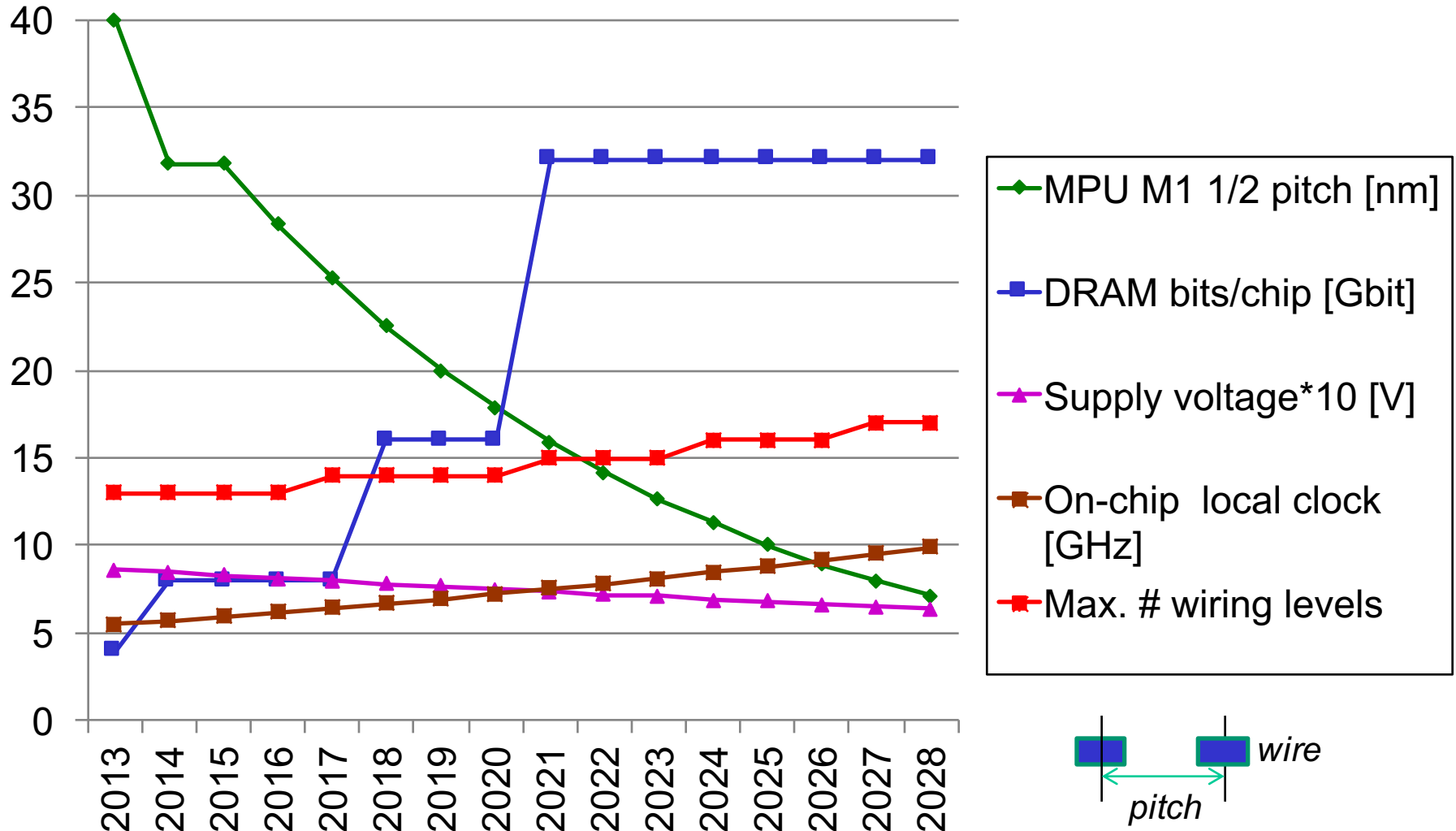


Hennessy/Patterson: Computer Architecture, 5. Auflage; © Elsevier Inc., 2011. All rights reserved

Taktrate-Trends

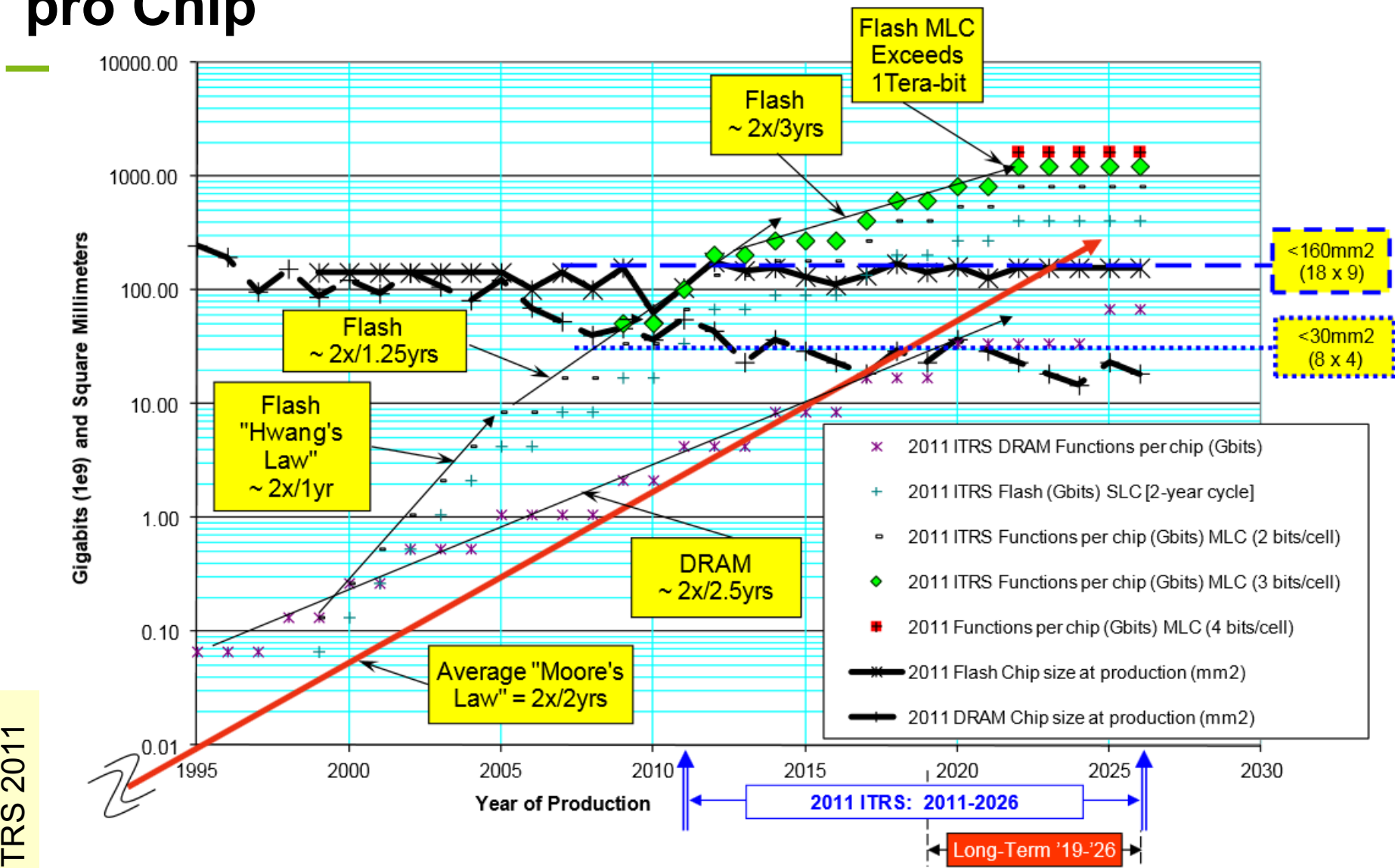


Trends für Schlüsselparameter gemäß ITRS 2013



Funktionen pro Chip

2011 ITRS - Functions/chip and Chip Size



[ITRS 2011

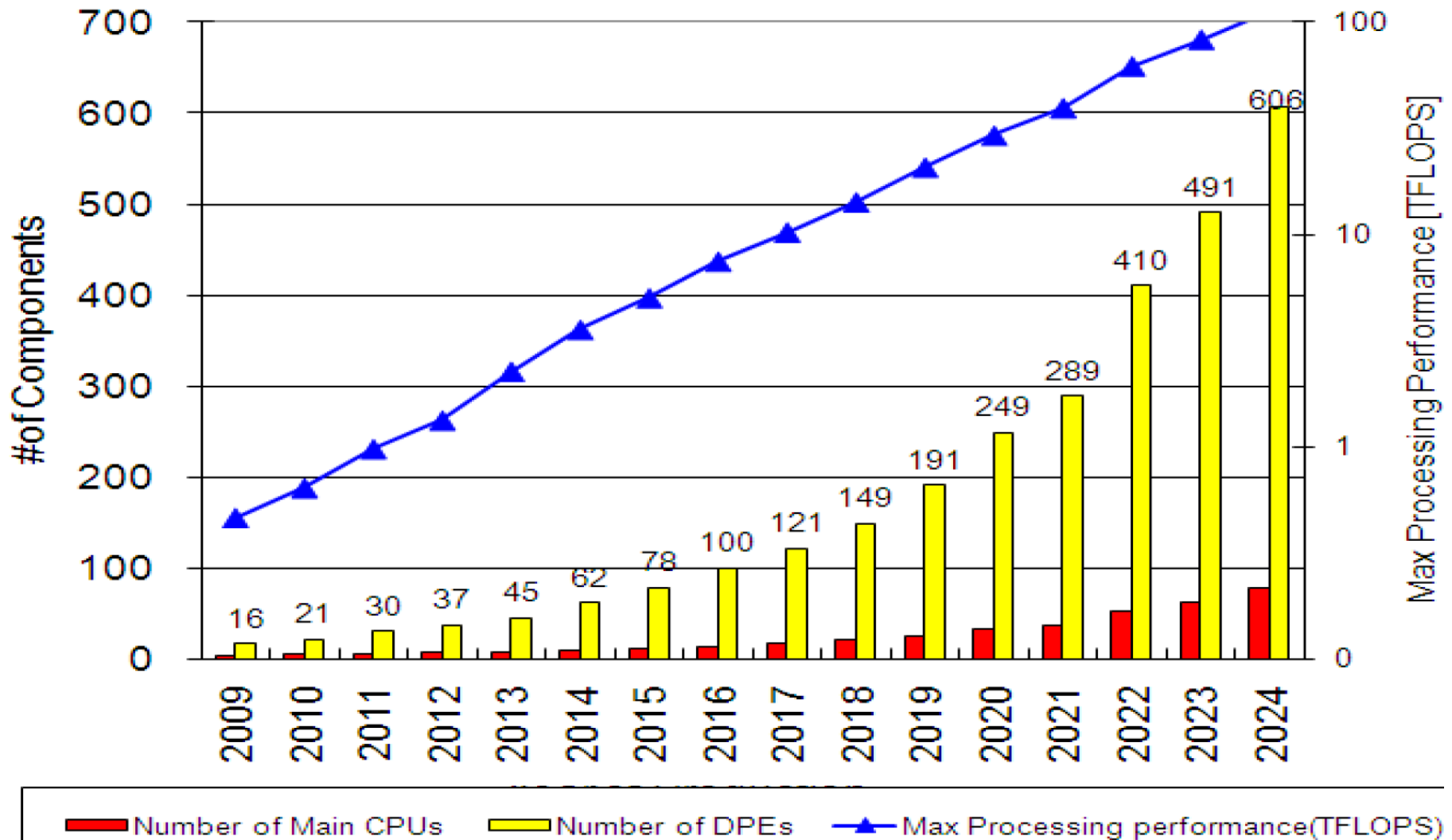


Figure ORTC7

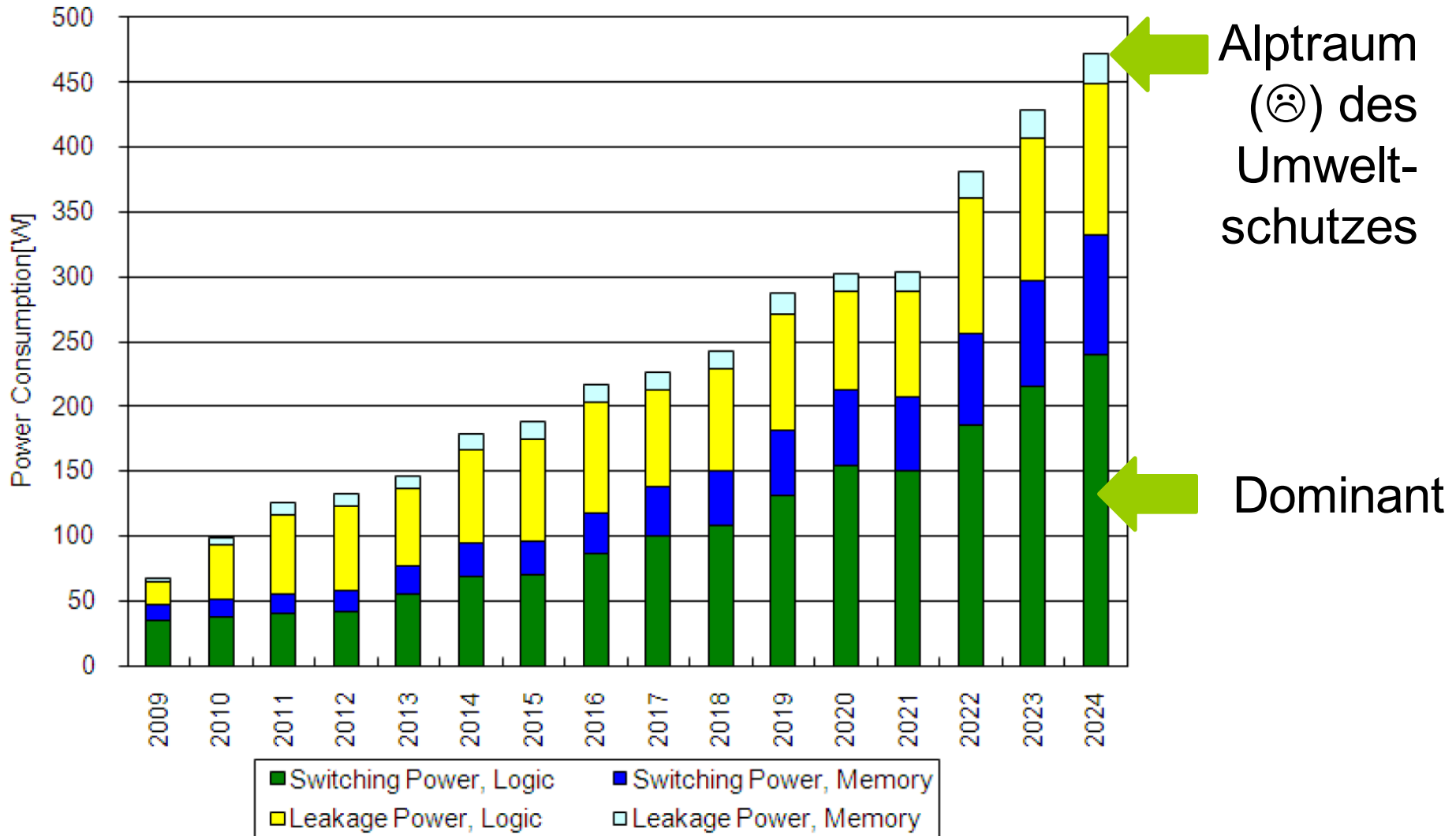
2011 ITRS Product Technology Trends:

Memory Product Functions/Chip and Industry Average "Moore's Law" and Chip Size Trends

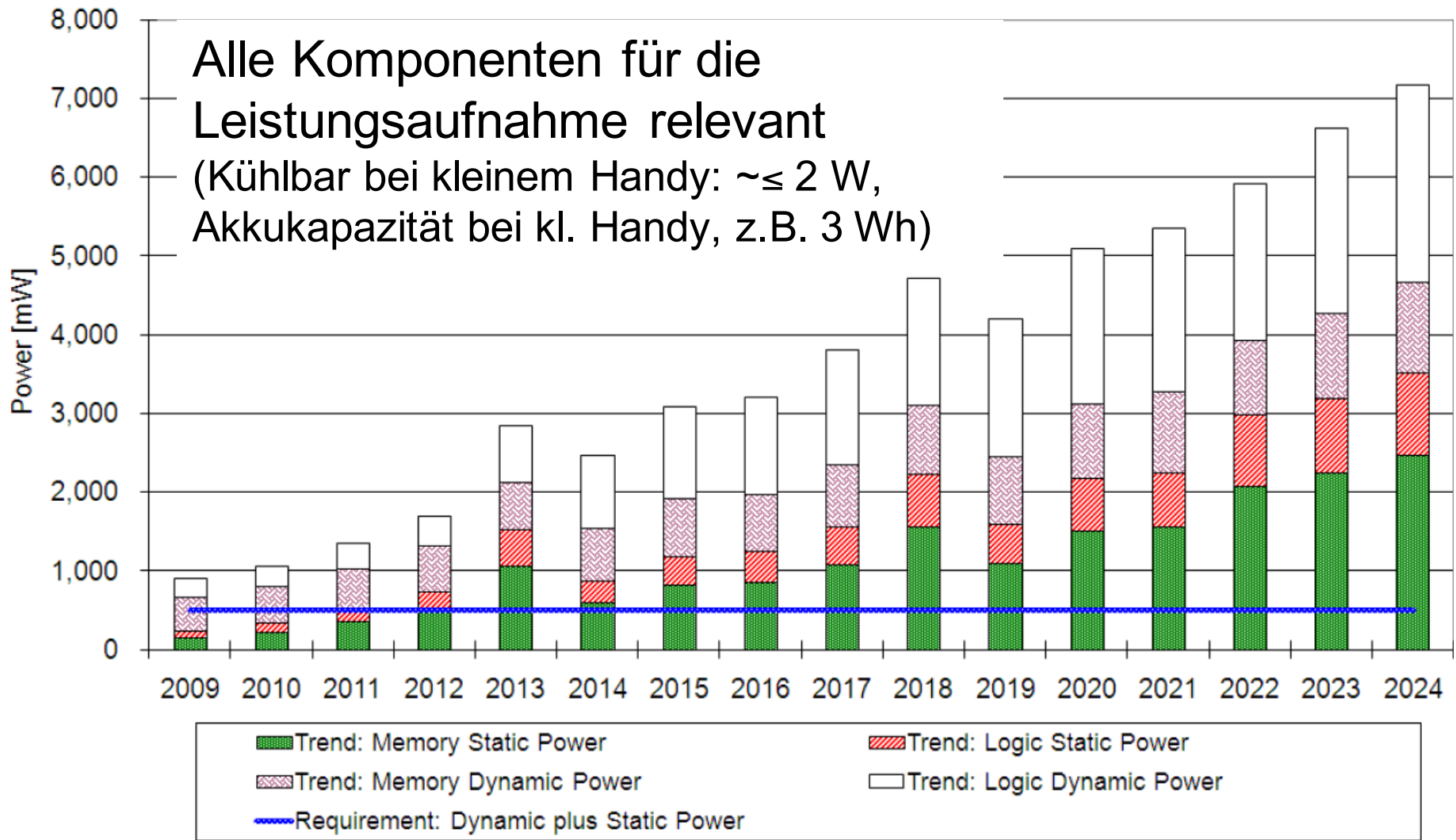
Prozessoren für stationäre Systeme



Trends zur Leistungsaufnahme - Stationäre Systeme -



Trends zur Leistungsaufnahme - Mobile Systeme -



Zusammenfassung

- Trend zur Miniaturisierung von Schaltungen hält vermutlich noch einige Jahre an (wie viele?)
- Man trifft neben der *memory wall* auf die *power wall*
- Partielle Abhilfen:
 - *Embedded* Prozessoren (z.B. ARM) als Server?
 - Spezialisierte Prozessoren (z.B. ARM big.LITTLE)
 - 3D-Integration von Speicher?
 - Über die Energieeffizienz von Rechnerarchitektur und Software nachdenken!

