

Rechnerstrukturen im WS 2013/2014 Übungsblatt 12 (Block C-4, letztes Blatt)

Aufgabe 1 (Mikroprogrammierung) (4 Punkte)

Wir betrachten die Befehlsfolge

1. li \$2,0x10010000
2. lw \$3,0x4(\$2)

- a) Welche Zustände durchläuft das Steuerwerk beim 2. Befehl? (lw \$3,0x4(\$2))
(die Namen der Zustände sind gefragt)
- b) Welche Bits vom Befehlsregister werden bei der Decodierung des 2. Befehls am Steuerwerk anliegen?
(es sind genau die Bits gefragt, die für diesen Befehl nötig sind; das sind weniger als 32 Bits)

Aufgabe 2 (Assembler-Analyse, Caches) (4 Punkte)

- a) Welche Folge berechnet das unten stehende Assemblerprogramm?

```
.data
werte: .space 160
ende:

.text
.globl main
main:
    la $t1, werte
    la $t4, ende
    li $t0, 0
    sw $t0, 0($t1)
    addi $t1, $t1, 4
    li $t0, 1
    sw $t0, 0($t1)
    addi $t1, $t1, 4
next:
    lw $t2, -4($t1)
    lw $t3, -8($t1)
    add $t2, $t2, $t3
    sw $t2, 0($t1)
    addi $t1, $t1, 4
    blt $t1, $t4, next
    li $2, 10
    syscall
```

- b) Wenn bei der Ausführung des Programms ein 64 Byte großer Datencache mit einer Cacheblock-Größe von je 16 Byte benutzt wird (Platzierungsstrategie „Direct Mapped“, Ersetzungsstrategie „LRU“), wie viele Cache Misses und wieviele Cache Hits treten dann im Programmverlauf auf?

Versuchen Sie, die Aufgabe zuerst ohne Simulator zu lösen und verifizieren Sie Ihre Lösung dann am Datencache-Simulator in MARS (Menü „Tools“).

- c) Welche Verbesserung bringt die Änderung der Platzierungsstrategie zu „Fully Associative“ für dieses Programm? Begründen Sie Ihre Antwort.

Aufgabe 3 (Paging) (4 Punkte)

Fünf Seiten (unter „Zugriff“) sollen in einem Speicher mit drei Kacheln 0, 1 und 2 verwaltet werden. Zu den ersten drei Zeitpunkten werden die Kacheln mit den Seiten 1, 6 und 8 gefüllt.

Zeit	1	2	3	4	5	6	7	8	9	10	11	12
Zugriff	1	6	8	6	7	1	4	8	6	7	1	8
Kachel 0	1	1	1									
Kachel 1	-	6	6									
Kachel 2	-	-	8									

Führen Sie diese Liste entsprechend der in der Zeile „Zugriff“ angegebenen Seiten fort. Zur Bestimmung der Kachel, aus der die Seite zugunsten der neuen Seite ausgelagert werden soll, verwenden Sie den LRU-Algorithmus (*least recently used*).

Aufgabe 4 (TLBs) (4 Punkte)

Gegeben sei eine TLB-Architektur mit direct mapping. Für diese Architektur sei eine Folge von virtuellen Adressen gemäß der nachfolgenden Tabelle gegeben. Der Eintrag „X“ für den Offset bedeutet, dass die Werte für diese Aufgabe redundant sind.

Tragen Sie in der Tabelle rechts ein, ob Sie einen Treffer im TLB haben und tragen Sie für jede TLB-Zeile den Inhalt des *Tag*-Feldes nach der Ausführung der Adressumrechnung für die links angegebene Adresse ein. Leere Felder bedeuten: „derselbe Wert wie in dem ersten nicht-leeren Feld darüber“. „?“ bedeutet: unbekannt.

Also nur da was eintragen, wo sich was ändert!

Virtuelle Adressen		Treffer	Inhalte der Tag-Felder			
Tag	Index	(ja/nein)	Index=00	Index=01	Index=10	Index=11
			?	?	?	?
0010	00	nein	0010			
0001	10	nein			0001	
0010	00					
0001	01					
0010	01					
0001	10					
0010	00					
0011	11					
0000	00					
0001	10					

Die Abgaben sollen bis Mittwoch den 22. Januar 2014 um 18.00 Uhr in die Briefkästen in der Otto-Hahn-Strasse 20 eingeworfen werden. Bitte Name (bei einem 3er-Team alle), Matrikel- und Gruppennummer oben auf der ersten Seite der Lösungen angeben.

Die 1. Klausur findet am Donnerstag, den 20.02.2014 statt. Hörsäle: diverse auf Campus Nord. Einlass 8.00 Uhr. Klausurdauer: 90 min. Die Hörsaalverteilung wird kurz vorher auf den Webseiten des LS12 bekanntgegeben. Bitte pünktlich erscheinen.

Die 2. Klausur findet am Anfang des Sommersemesterferien statt. Näheres auf der Webseite des LS12. Klausurdauer: 90 min.

Zugelassene Hilfsmittel: Keine. Keinen Rotstift oder Bleistift verwenden.